

# デザイン・ゲートウェイ 総合カタログ



デザイン・ゲートウェイは、  
インテル®FPGAデザイン・ソリューション・ネットワーク  
プラチナパートナーです。

## キ"カ"ビットIPコア シリーズの特長

- 最新デバイスに対応  
インテル®最新デバイスにサポートしております。
- 評価ボードで実機評価可能  
購入前に、コアのパフォーマンスを実際に確認できます。  
デモの様子はYoutubeのデモビデオからも視聴頂けます。
- リファレンス・デザインが製品に標準添付  
リファレンス・デザインをベースに開発を始めることにより、  
後戻りのない、確実な開発が可能になります。
- 充実した資料を公開  
詳細技術情報を公式ウェブサイトに公開しております。
- 安心のサポート体制  
日本語による国内サポートが受けられます。

## IPコアセキュリティ & コンfigurेशन

IP資産を不法な複製からプロテクトする  
ロジックセキュリティ・システム

コンフィグROM書き換え時間を大幅短縮  
超高速コンフィグレーション・モジュール



# DESIGN GATEWAY

CO M P A N Y L I M I T E D

# NVMe IP core

## PCIe Soft IP 内蔵版、ランダムアクセス版をラインナップ!! 「NVMe-IPコア」

**32Gbps**  
 Gen3 x 4Lane

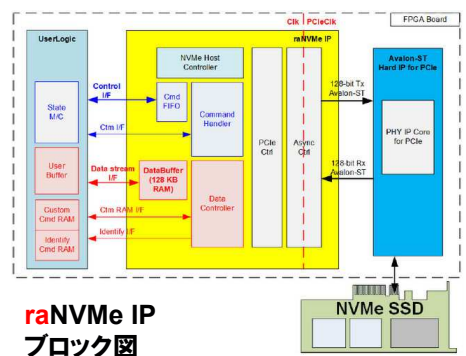
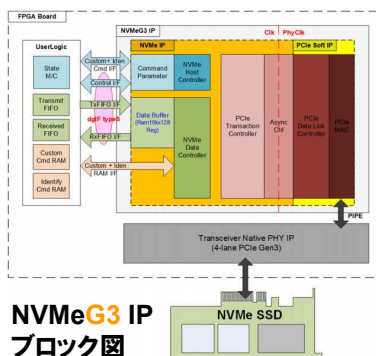
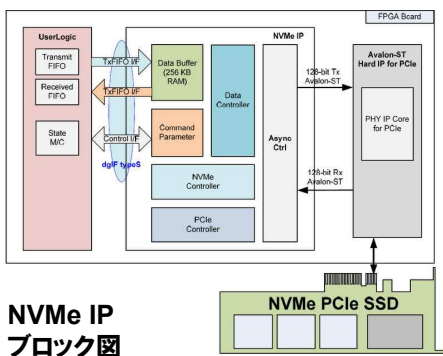


インテル® Stratix® 10 GX FPGA開発ボード + インテル® NVMe PCIe SSD での評価

NVMe IP コア は、SATA SSDに代わる次世代ストレージPCIe SSDを、CPUおよび外部メモリーなしでインターフェイスするIPコアです。NVMeG3 IP コア は、PCIe Gen3 Hard IP なしでトランシーバーと直結し、最新超高速SSDとの接続を可能にします。raNVMe IP コア は、500K IOPS 以上のランダム(ライト)・アクセスを実現します。

NVMe-IPコアシリーズは、超大容量かつ超高速のパフォーマンスを要求するアプリケーションのストレージに最適です。また従来複数SSDのRAIDで実現していた超高速転送を1ストレージで可能になるため、システムのコンパクト化にも貢献します。PCIe規格準拠のため、M.2ストレージにも対応が可能です。

インテル®FPGA対応のリファレンス・デザインがコア製品に標準添付しており、製品開発の短縮に役立てることができます。また、インテル®製FPGA評価ボード用デモファイルを準備しており、購入前に本コアを実機で評価・お試し頂けます。



### 特長

- CPUおよび外部メモリーなしでNVMe PCIe SSDをアクセスするためのアプリケーション・レイヤーを実装
- 省リソースで、コンパクトシステムの構築に最適
- SMART, Shutdown, FLUSH コマンドに対応
- CPUなしでexFAT/FAT32アクセスが可能 ※オプション
- PCIe Hard IPの制約なしに多数のSSD接続可能 ※NVMeG3-IP
- 592K IOPS のランダム・ライト・アクセス ※raNVMe-IP
- PCIe スイッチに対応 ※カスタマイズによる個別対応
- 評価ボードで購入前に評価可能!!

### 実アプリに最適なリファレンス・デザインを提供



超高速データレコーダー等、ハイエンド製品への展開が容易!

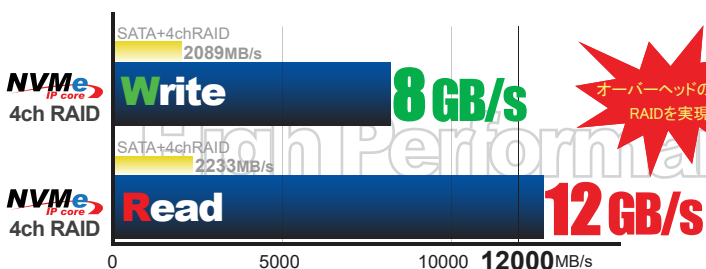


超高速で収録したデータを、スタンドアロンで解析処理が可能に!

### パフォーマンス / リソース

PCIe Gen3 SSD 4ch RAID システムの構築が可能!!

省リソースでコンパクト



Device Family	Example Device	Fmax(MHz)	ALMs	Registers	Block Memory bit
Cyclone 10 GX	10CX220YF780E5G	300	1861	3900	2,162,688
Arria 10 SX	10AS066N3F40E2SGE2	300	1862	3869	2,162,688

10 シリーズ(PCIe Gen3)コンパイル結果

※ 本コンパイル結果はコア単体でのリソース情報です。  
 ※ 実際のリソース消費カウントはユーザーロジックやフィット条件等に依存します。

※SATA: SSDはPlextor製PX-256M5Sを4台使用  
 ※NVMe: SSDはSamsung製960Pro 2台+970Pro 2台使用

Compact

## 豊富なラインナップ&オプション

### ■ PCIe Gen3 Soft IP 内蔵 NVMeG3-IP

#### 超・多チャンネルRAIDシステムの実現

デバイスのPCIe Hard IP数に依存しない、内蔵トランシーバーを最大限利用した多チャンネルRAID構築により、NVMe SSDを大量に使用した、「超巨大・超高速SSDアレイ」の実現が可能です。



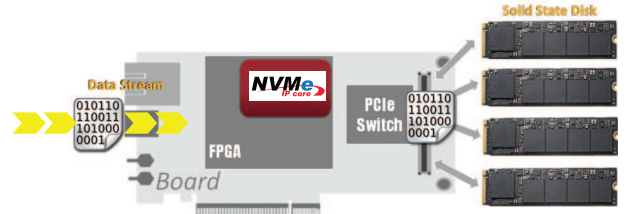
#### コンパクトリソース&コストパフォーマンス

NVMe-IP 専用に最適化された必要機能のみを内蔵することにより、他社製PCIe Gen3 Soft IPを使用した場合と比べリソース消費を約50%削減しました。



### ■ PCIe スイッチに対応

複数SSDの接続また別ホストからのアクセスが可能となり、応用範囲がさらに広がります。(カスタマイズによる個別対応となりますので、詳しくはお問い合わせ下さい)

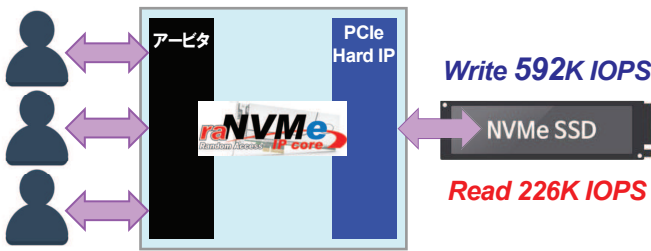


超高速データ入力  
 (40Gbit イーサネット経由など)

複数SSDと接続  
 ストレージの大容量化が可能

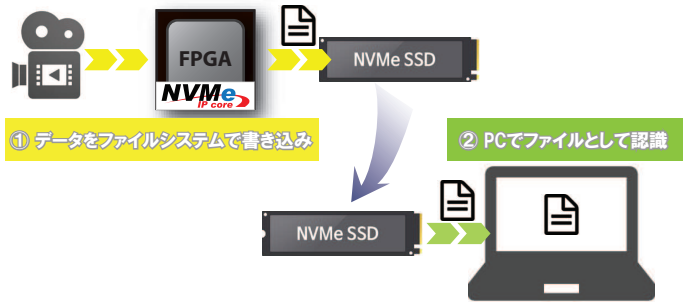
### ■ 超高速ランダムアクセス対応 raNVMe-IP

最高パフォーマンスでNVMe SSDに複数同時アクセスが必要な高速データベース検索システム、また総収録データ量が開始/停止次第で事前が決まらない、データ・ストリーム系アプリケーションなどに最適です。

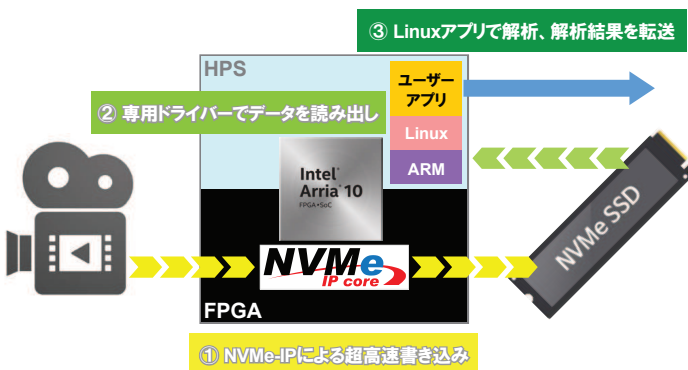


### ■ CPUなしでexFAT/FAT32アクセスが可能

ハードロジックでexFATファイルシステムでのデータ書き込みを実行し、記録データをPCから直接リード・アクセスすることが可能です。



## アプリケーション例 - 超高速書き込み & Linuxアプリによる動画解析システム



Linux収録解析システム (専用ドライバーおよび参照デザインの提供可)

#### ▶▶▶ 純ハードロジックのコアの優位性を活かした高速書き込み

例えば動画データの収録の場合、ストレージへの書き込みが遅れることによるデータ欠損は致命的です。書き込み部分にNVMe-IPコアを採用することにより、高速性を活かしたリアルタイム書き込みが可能となります。

#### ▶▶▶ Linuxドライバーでデータを読み出しアプリで解析

書き込み済みのデータは、専用ドライバーで読み出し、アプリに必要なデータ加工や解析を行います。柔軟性の高いソフトウェアやライブラリ等Linuxの資産を活用できるので、複雑な処理を必要とする解析やデータ圧縮など実用的なシステムが短期間で開発可能になります。

最高速の書き込みとLinuxのメリットの両方を享受

## 製品ラインナップ

### IPコア

NVMe-IP*** ネットリスト 1プロジェクト・ライセンス	対応デバイス -S10GX: Stratix®10 GX, -S5GX: Stratix®V GX -A10GX: Arria®10 GX, -A10SX: Arria®10 SX, -A5GX: Arria®V GX
NVMeG3-IP*** ネットリスト1プロジェクト・ライセンス	対応デバイス -S10GX: Stratix®10 GX, -A10GX: Arria®10 GX
raNVMe-IP*** ネットリスト1プロジェクト・ライセンス	対応デバイス -S10GX: Stratix®10 GX, -A10GX: Arria®10 GX
NVMe-IP***-SW	NVMe-IPコア用 PCIe スイッチに対応。(*** はデバイスファミリー。要問合せ)
NVMe-IP-exFAT-X	NVMe-IPコア用 exFAT ファイルシステム。IP製品と同時購入が可能。
NVMe-IP-FAT32-X	NVMe-IPコア用 FAT32 ファイルシステム。IP製品と同時購入が可能。

マルチライセンス、サイトライセンスおよびサポート延長についてはお問い合わせ下さい。

### 評価用アクセサリ

AB16-PCIeXOVER	PCIeクロスオーバー・アダプターボード
AB17-M2FMC	M.2-FMC 変換アダプターボード
AB18-PCIeX16	x16レーンPCIeクロスオーバー・アダプターボード

データシート等 詳細な技術情報は弊社ホームページ [https://dgway.com/NVMe-IP\\_A.html](https://dgway.com/NVMe-IP_A.html) に掲載されています。

IPコア評価 Demoの様子はyoutubeに公開しております!!



デザインゲートウェイ IPコア

検索



# SATA IP

Serial ATA Transport & Link Layer IP Core

NASAも採用、高性能・高信頼で実績のある「SATA-IPコア」

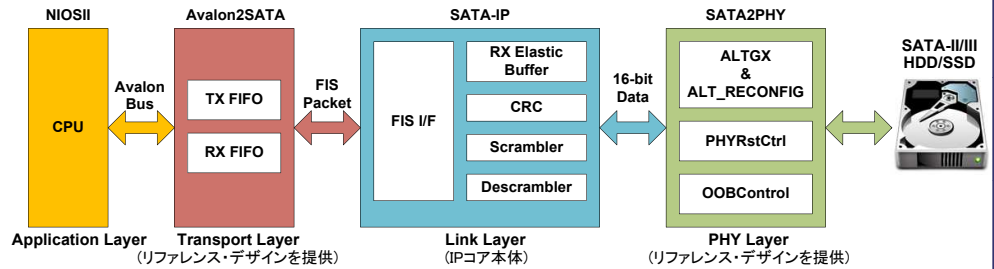
6Gbps



インテル®Arria® 10 SX FPGA開発ボード  
 + DG製SATA-FMCアダプターボード (AB09-FMCRAID)  
 + SATA-III SSD x 4ch RAID評価

SATA IPコア は、SATAチャンネルをインテル®製FPGAで実装するためのリンクレイヤーIPコアです。最新SATA-III 規格(6Gbps)に対応し、SATA-III対応SSDのパフォーマンスを最大限に引き出します。FPGA内蔵トランシーバーをそのままSATAポートとして構築するため外部PHYチップは不要となります。さらにインテル®製評価ボードで実機動作するソースコード付きのリファレンス・デザインが製品に標準添付されているため、短期間の製品開発が可能となります。

## IPコア ブロック図



## 特長

- 最新SATA-III規格 6Gbpsに対応
- ホスト/デバイスの両方をサポート
- CPUなしでexFAT/FAT32アクセスが可能 ※オプション
- 評価ボードで購入前に評価できます!!
- 評価ボード上で動作するリファレンス・デザインがコア製品に標準添付

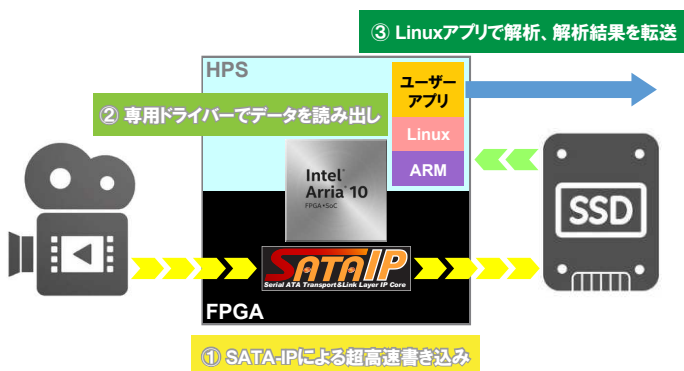
## 開発サポートが充実

評価用sofファイルのプロジェクト・デザイン  
**コア製品に付属!!**  
 IPコア以外の全ソースコード (ファーム含む)

添付リファレンスで実機動作を確認  
 ユーザー製品に向け少しずつ編集  
 実機動作をStep by Stepで確認

速い!!  
 大きな後戻りがなく、  
**確実に短期間での製品開発が可能になります!!**

## アプリケーション例 - 超高速書き込み & Linuxアプリによる動画解析システム



Linux収録解析システム (専用ドライバーおよび参照デザインの提供可)

### 純ハードロジックのコアの優位性を活かした高速書き込み

例えば動画データの収録の場合、ストレージへの書き込みが遅れることによるデータ欠損は致命的です。書き込み部分にSATA-IPコアを採用することにより、高速性を活かしたリアルタイム書き込みが可能となります。

### Linuxドライバーでデータを読み出しアプリで解析

書き込み済みのデータは、専用ドライバーで読み出し、アプリに必要なデータ加工や解析を行います。柔軟性の高いソフトウェアやライブラリ等Linuxの資産を活用できるので、複雑な処理を必要とする解析やデータ圧縮など実用的なシステムが短期間で開発可能になります。

最高速の書き込みとLinuxのメリットの両方を享受

## 製品ラインナップ

### IPコア

SATA-IP-S5GX	Stratix® V GX 用ネットリスト1プロジェクト・ライセンス
SATA-IP-S4GX	Stratix® IV GX 用ネットリスト1プロジェクト・ライセンス
SATA-IP-A10SX	Arria® 10 SX SoC 用ネットリスト1プロジェクト・ライセンス
SATA-IP-A5ST	Arria® V ST SoC 用ネットリスト1プロジェクト・ライセンス
SATA-IP-A5GX	Arria® V GX 用ネットリスト1プロジェクト・ライセンス
SATA-IP-C5SX	Cyclone® V SX SoC 用ネットリスト1プロジェクト・ライセンス

データシート等 詳細な技術情報は弊社ホームページ <https://dgway.com/SATA-IP-A.html> に掲載されています。

### オプション

SATA-IP-HCTL-A	SATA IPコア用 HOST コントローラーIPコア。IP製品と同時購入が可能。
SATA-IP-AHCI-A	LinuxOSからアクセスのAHCI機能に対応。IP製品と同時購入が可能。
SATA-IP-FAT32-A	SATA IPコア用FAT32ファイルシステム。IP製品と同時購入が可能。
SATA-IP-exFAT-A	SATA IPコア用exFATファイルシステム。IP製品と同時購入が可能。
AB09-FMCRAID	FMC-SATA(10ch) 変換アダプターボード
AB12-HSMCRAID	HSMC-SATA(8ch) 変換アダプターボード

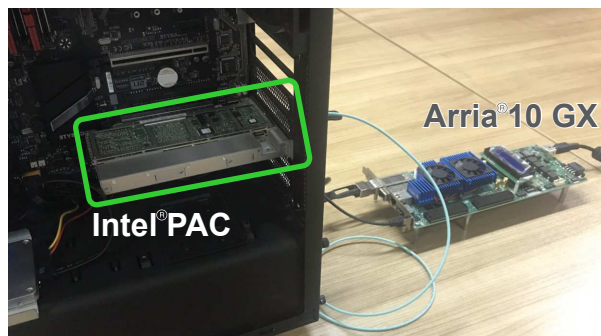
マルチライセンス、サイトライセンスおよびサポート延長についてはお問い合わせ下さい。



# CPUレスの純ハードロジックで超高速 TCP/IPを実装「TOE-IPコアシリーズ」

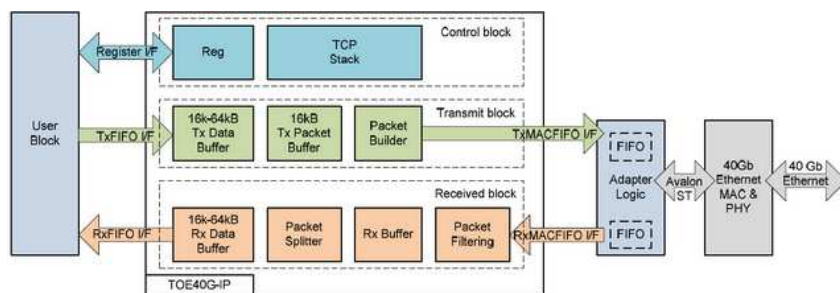
40G  
bit  
Ether  
TOE40G-IP

TOE40G/25G/10G/1G-IP (TCPオフローディング・エンジンIPコア) は、従来高価なハイエンドCPUを必要とされた複雑なTCP送受信処理を、CPUレスの純ハードロジックのみでTCPの実装を可能とした画期的なソリューションです。インテル® FPGAに対応したリファレンス・デザインがコア製品に標準添付しており、製品開発の短縮に役立てることができます。また、インテル®製FPGA開発キット用デモファイルを用意しておりますので、購入前に本コアを実機で評価・お試し頂けます。



インテル® PAC および Arria®10 GX FPGA 開発キットでの  
購入前評価が可能

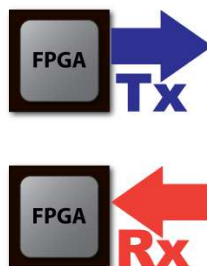
IPコア ブロック図 \* TOE40G-IP



## 特長

- 最大**4GB/s超**の実効転送速度!! \* TOE40G-IP
- TCP **同時送受信(Full Duplex)**に対応
- **CPU不要**で組み込みシステムへの実装が簡単
- **省リソース**でコンパクト
- コアを複数インスタンスで**マルチセッション**に対応
- 評価ボードで**購入前に評価**できます!!

## インテリジェントで豊富な送受信機能



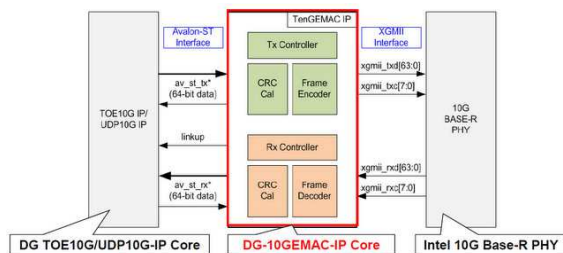
- ・送信パケットの自動生成
- ・ターゲットMACアドレスを自動更新
- ・Passive/Activeのオープン/クローズに両対応
- ・タイムアウト/重複時の自動再送機能
- ・パケット・フィルタリング
- ・ARP受信時の自動ACK返送
- ・受信パケットのヘッダ・チェック
- ・受信パケットのデータ並び替え
- ・重複データの結合

## DG 10GEMACコアと組み合わせ、超・低レイテンシーを実現

\* TOE10G-IP

DG 10GEMAC コアは、TOE/UDP10G-IP専用に最適化された MAC レイヤーを提供します。インテル®製MACと完全インターフェイス互換しており、超遅延&超高速ネットワークの構築を可能にします。

- **超低レイテンシー** Tx=19.2nsec, Rx=44.8nsec
- **最小限の消費リソース**、純正MACコアより大幅削減
- **低価格**、純正MACコアの1/5



TOE10G-IP + DG 10GEMAC ブロック図

## 製品ラインナップ

### IPコア

TOE <b>40G</b> -IP *** ネットリスト1プロジェクト・ライセンス	対応デバイス -PAC: Intel® PAC, -A10: Arria®10
TOE <b>25G</b> -IP *** ネットリスト1プロジェクト・ライセンス	対応デバイス -S10: Stratix®10
TOE <b>10G</b> -IP *** ネットリスト1プロジェクト・ライセンス	対応デバイス -PAC: Intel® PAC -S10: Stratix®10, -A10: Arria®10, -C10: Cyclone®10
DG-10GEMAC-IP-A	TOE/UDP10G-IP専用 10GEMAC-IP
TOE <b>1G</b> -IP *** ネットリスト1プロジェクト・ライセンス	対応デバイス -A10: Arria®10, -C10: Cyclone®10 -A5: Arria®V, -C5: Cyclone®V, -S4: Stratix®IV

データシート等 詳細な技術情報はウェブサイト <https://dgway.com/IPcores.html#NetworkingIP> に掲載されています。仕様・特長については予定であり、予告なく変更されることがあります。

IPコア評価デモの様子は [youtube](#)に公開しております!!



Intel® PACでの  
TOE40G-IPコア 評価デモ



Arria®10 SX FPGA 開発キットでの  
TOE10G-IPコア 評価デモ

# UDPxxG IPcore series

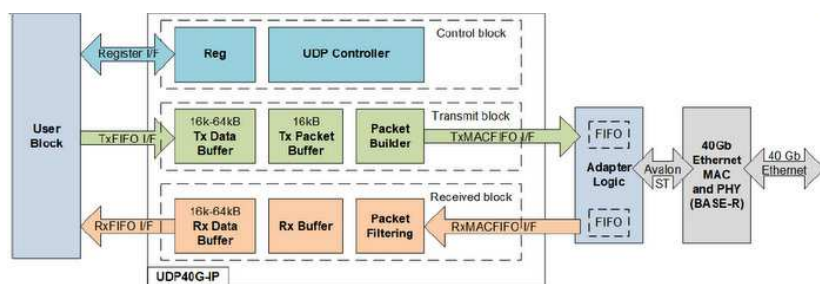
User Datagram Protocol IP Core

ブロードキャストや低遅延を要求するネットワークアプリケーションに最適「UDP-IPコアシリーズ」

40G bit UDP  
UDP40G-IP

UDP40G/25G/10G/1G IPコア は、UDP送受信処理を、CPUレスの純ハードロジックのみで実装可能とした画期的なソリューションで高速同時送受信にも対応します。UDP10G-IPでは、専用に最適化されたMACレイヤー(DG 10GEMACコア)と組み合わせることにより、超遅延&超高速ネットワークの構築が可能です。UDP-IPコアシリーズはブロードキャストや低レイテンシーを要求するネットワーク・アプリケーションに最適なソリューションです。インテル®社のFPGAに対応したリファレンス・デザインがコア製品に標準添付し、ネットワーク・アプリケーション製品開発の短縮に役立てることができます。また、インテル®製FPGA開発キット用デモファイルを準備しておりますので、購入前に本コアを実機で評価・お試し頂けます。

IPコア ブロック図 \* UDP40G-IP



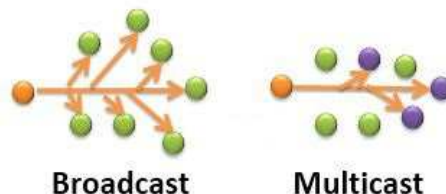
2020年Q4 25G / 100G 対応予定

## 特長

- 完全HW純ロジックコアで、最小オーバーヘッド 高速かつ低レイテンシーを実現
- 同時送受信(Full Duplex)に対応
- 製品開発期間の短縮、コスト削減に役立つ、リファレンス・デザインが標準付属
- 評価ボードで購入前に評価できます!!

## マルチキャスト/ブロードキャスト送信に対応可能

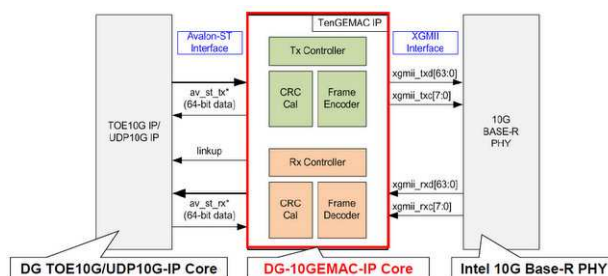
カスタマイズにより、複数ターゲットに同時送信が可能です。リアルタイム性重視のブロードキャスト動画ストリーム配信や、リアルタイムの高速同時双方向通信を必要とするオンラインゲーム等への応用が可能となります。



## DG 10GEMACコアと組み合わせて、超・低レイテンシーを実現

DG 10GEMAC コアは、TOE/UDP10G-IP専用に最適化された MAC レイヤーを提供します。インテル®製MACと完全インターフェイス互換しており、超遅延&超高速ネットワークの構築を可能にします。

- 超低レイテンシー Tx=19.2nsec, Rx=44.8nsec
- 最小限の消費リソース、純正MACコアより大幅削減
- 低価格、純正MACコアの1/5



UDP10G-IP + DG 10GEMAC ブロック図

## 製品ラインナップ

### IPコア

UDP 40G-IP *** ネットリスト1プロジェクト・ライセンス	対応デバイス -A10: Arria®10
UDP 25G-IP *** ネットリスト1プロジェクト・ライセンス	対応デバイス -S10: Stratix®10
UDP 10G-IP *** ネットリスト1プロジェクト・ライセンス	対応デバイス -S10: Stratix®10, -A10: Arria®10, -C10: Cyclone®10
UDP10G-IP-***-MLCT	マルチキャスト送信に対応
DG-10GEMAC-IP-A	TOE/UDP10G-IP専用 10GEMAC-IP
UDP 1G-IP *** ネットリスト1プロジェクト・ライセンス	対応デバイス -A10: Arria®10, -A5: Arria®V, -C5: Cyclone®V

データシート等 詳細な技術情報はウェブサイト [https://dgway.com/UDP-IP\\_A.html](https://dgway.com/UDP-IP_A.html) に掲載されています。仕様・特長については予定であり、予告なく変更されることがあります。

IPコア評価デモの様子は youtubeに公開しております!!



👁️ 視聴する

インテル®Arria®10 SX FPGA 開発キットでの UDP10G-IPコア 評価デモ

# TOE/UDP10G-IPと組み合わせ、超低遅延&超高速ネットワークの構築が可能!!「DG 10GEMAC IPコア」

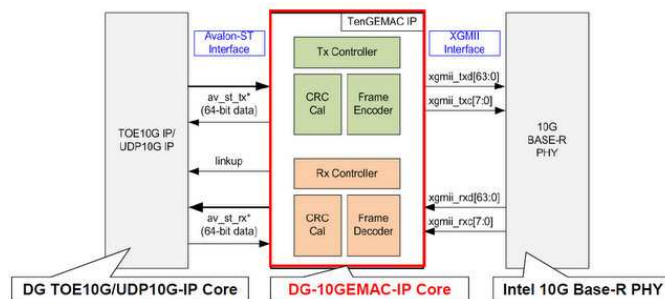


DG 10GEMAC コアは、TOE10G/UDP10G-IP専用に最適化された MACレイヤーを提供します。インテル®製MACと完全I/F互換しており、超低遅延&超高速ネットワークの構築を可能にします。

対応IPコア



## ブロック図



TOE10G/UDP10G-IP + DG 10GEMAC ブロック図

## 特長

- TOE10G/UDP10G-IPコア専用MAC IPコア
- 純正標準MAC(10GbEMAC)と完全 I/F互換
- 超低遅延 Tx=19.2nsec, Rx=44.8nsec
- 最小限の消費リソース、ブロック・メモリフリー
- 低価格、純正MACコアの1/5

	DG 10GEMAC-IP	インテル®10GEMAC
Tx レイテンシー (clk freq.=156.25MHz)	19.2ns (3clk)	76.8ns (12clk)
Rx レイテンシー (clk freq.=156.25MHz)	44.8ns (7clk)	83.2ns (13clk)
ALMs	1362	1617
Registers	1259	3015
Block Memory	0	2320

インテル®製標準MAC(10GbEMAC)との比較

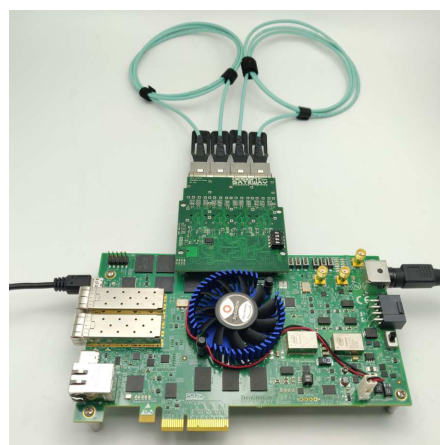
## 超超低遅延パフォーマンス結果

DG 10GEMAC IPコアを、UDP10G-IPコアと組み合わせたループバック・デモで、驚異の超低レイテンシー結果を測定しました。



[評価結果]

8バイトデータ 100万回ループバック送受信=531ミリ秒  
※データ部送信時間およびPHYレイテンシーも含まれます。



インテル®Cyclone®10 GX FPGA 開発キットでの DG 10GEMAC IP + UDP10G-IPコア ループバック・デモ

## 製品ラインナップ

### IPコア

DG-10GEMAC-IP-A	TOE10G/UDP10G-IP専用 10GEMAC-IP ※IPコアと同時購入
-----------------	---

データシート等 詳細な技術情報は弊社ホームページ [https://dgway.com/TOE10G-IP\\_A.html](https://dgway.com/TOE10G-IP_A.html) あるいは [https://dgway.com/UDP-IP\\_A.html](https://dgway.com/UDP-IP_A.html) に掲載されています。  
仕様・特長については予定であり、予告なく変更されることがあります。

さらに詳しい情報はプレゼンテーションをご覧ください。



ダウンロードする

DG 10GEMAC IP プレゼンテーション



## APPLICATION SPECIFIC IP CORES

### Fintech 向け 超低レイテンシー・ネットワークIPコア

Min. Latency **29ns**  
LL10GEMAC-IP

超低遅延ネットワークIP (LL Networking IP) は、高頻度取引(HFT)や高速取引(HST)等の超低レイテンシーを要求するFintechアプリケーションに対応するために専用に設計されています。

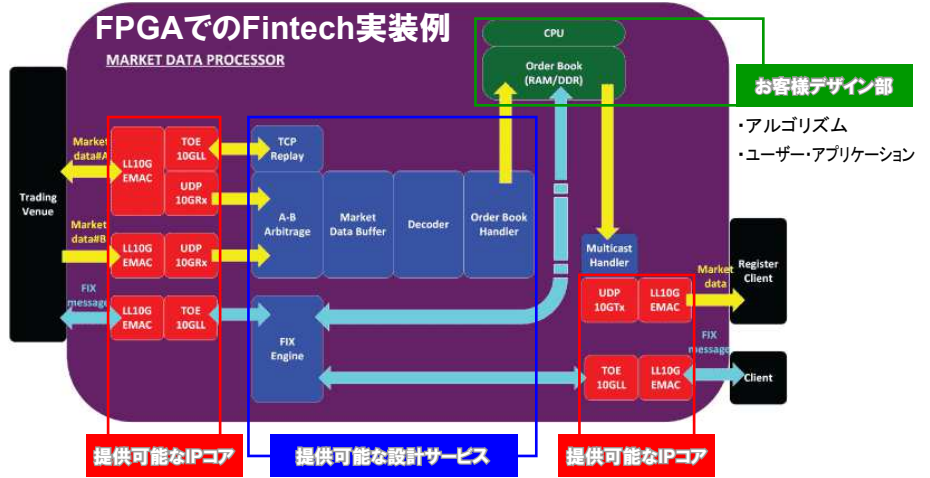
またシステム固有の要件に合わせて、低レイテンシー・ネットワークIPコアとFPGAロジックのカスタマイズのトータル・ソリューションを提供致します。

#### 提供可能なIPコア

- ・LL10GEMAC-IP
- ・UDP10GRx-IP
- ・UDP10GTx-IP
- ・TOE10GLL-IP

#### 提供可能な設計サービス

- ・ご要望に基づくユーザーロジック & IPコア・インターフェイス実装
- ・完全ハード・ロジックによるハイレイヤ・プロトコル



## 特長

### ■ 高度に統合化・最適化されたコア

- ・最少の消費リソースで超低レイテンシー・高速動作を実現
- ・CPUおよび外部メモリ不要の、完全ハードウェア・ロジック
- ・マルチキャスト・ユニキャスト対応
- ・低レイテンシー要求に対応した、PCS一体型 LL10GEMAC-IP

### ■ FinTech アプリケーションに最適

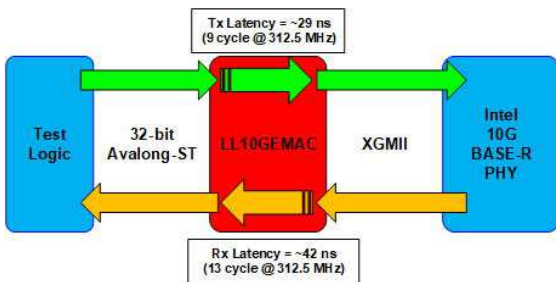
高頻度取引(HFT)、高速取引(HST)、ティック・トレード・システム 等

### ■ FPGAでの統合ソリューションをご提供

システム固有の要件に適合した、低遅延・ネットワークIPコアとFPGAロジックのカスタマイズのトータル・ソリューションを提供

## 製品ラインナップ

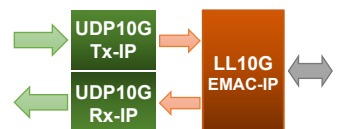
### ■ 超低遅延 LL10GEMAC-IP



- ・PCSと一体化し、超低レイテンシーを実現
- ・312.5MHzで動作、32ビット超低レイテンシー・インターフェイス
- ・送信レイテンシー: ~29ns ※暫定値
- ・受信レイテンシー: ~42ns ※暫定値
- ・インテル®純正LL10G MAC と同レイテンシー、省リソース、低価格
- ・DG製 超低レイテンシー・ネットワークIPコアに最適

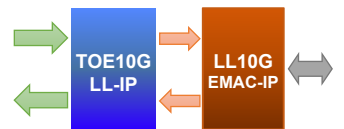
### ■ 超低遅延 UDP10GRx-IP / UDP10GTx-IP

- ・ユニキャストおよびマルチキャストをサポート
- ・最大4セッションの同時対応 (セッション追加可)
- ・LL 10GEMAC-IPコアと直結
- ・IGMPv2プロトコル Join/Leaveメッセージ対応
- ・CPUおよび外部メモリなしで動作可能
- ・最少の消費リソースとレイテンシーを実現
- ・受信レイテンシー: 41.6 ns (13 cycles @ 312.5 MHz)
- ・送信レイテンシー: 35.2 ns (11 cycle @ 312.5 MHz)



### ■ 超低遅延 TOE10GLL-IP

- ・1セッション接続をサポート (複数セッションも可)
- ・LL 10GEMAC-IPコアと直結
- ・CPUおよび外部メモリなしで動作可能
- ・最少の消費リソースとレイテンシーを実現
- ・受信レイテンシー: 51.2 ns (16 cycles @ 312.5 MHz)
- ・送信レイテンシー: 44.8 ns (14 cycles @ 312.5 MHz)



## 対応デバイス・ファミリー

IPコア	LL10GEMAC-IP, UDP10GRx-IP, UDP10GTx-IP, TOE10GLL-IP
対応デバイス	Arria®10
トランシーバー	Arria®10 Transceiver PHY
推奨スピード・グレード	-1

データシート等 詳細な技術情報はウェブサイト [https://dgway.com/Lowlatency-IP\\_A.html](https://dgway.com/Lowlatency-IP_A.html) に掲載されています。仕様・特長については予定であり、予告なく変更されることがあります。

### 超低レイテンシー・ネットワークIPコア紹介 youtube ビデオ



👉 視聴する





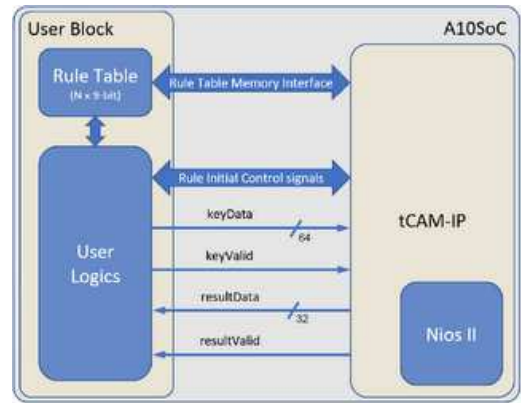
APPLICATION SPECIFIC IP CORES  
200MSPS 超高速連続検索「tCAM IP コア」

constant  
7clock

tCAM IP は、超低レイテンシーを実現した、高パフォーマンスで柔軟性の高いtCAM(3値連想メモリーIPコア)です。tCAM-IP は、わずか7クロックの超低レイテンシーで、200 MSPS の超高速連続検索を実行し、40G/100Gイーサネット上では毎200,000,000パケットのマッチング/フィルタリング・パフォーマンスを実現します。

本IPコアは、ネットワーク・パケットフィルタリング/転送、インテリジェント・スイッチ/ルーター、ディープ・パケット・インスペクション(DPI)などの、ネットワーク・セキュリティ・アプリケーションに最適です。

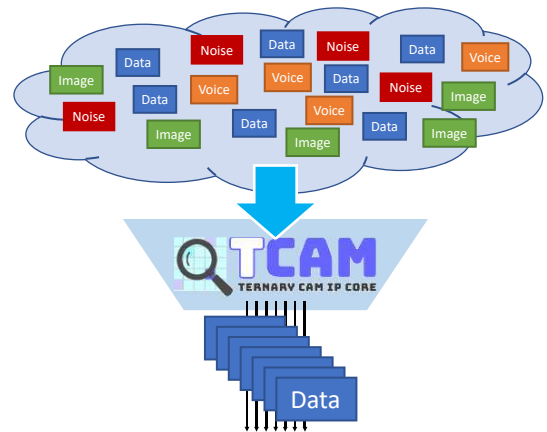
デザイン・ゲートウェイ製TOE-IPを使用したリファレンス・デザインおよび無償デモファイルを提供致します。



tCAM IP ブロック図

特長

- 検索キー幅 64/32/24/16/8 ビット
- 最大 1M ルールエントリー
- 検索レイテンシーは常に 7 クロック
- 最大 200MSPS @200MHz の高速検索  
1,000,000 検索/MHz
- ルーティング・テーブルのカスタマイズが容易
- シンプルなルーティング・テーブル  
およびユーザー・インターフェイス
- 評価ボードで購入前に評価可能!!



tCAM-IPによる、超高速検索&フィルタリング イメージ

アプリケーション例

■ インテリジェント・ネットワーク・スイッチ



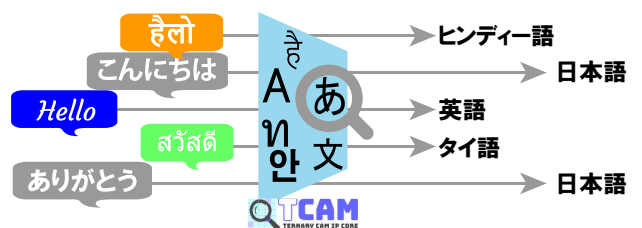
大量のアクセスから安全な通信を瞬時に判定

■ ウイルス検出エンジン



FPGAのメリットを活かし、  
頻繁なウイルスデータ更新  
に対応

■ 超高速パターン・マッチング&置換システム



ハードウェアの特性を活かし、超高速で  
並列検索・マッチング処理を実行



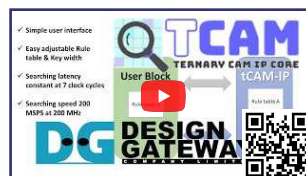
超高速検索&置換デモが  
Arria® 10 SX ボードで可能!!

対応デバイス・ファミリー

IPコア	tCAM-IP
対応デバイス	Arria® 10
対応ネットワークIP	TOE40G-IP, TOE25G-IP, TOE10G-IP, TOE1G-IP UDP40G-IP, UDP25G-IP, UDP10G-IP, UDP1G-IP

データシート等 詳細な技術情報はウェブサイト [https://dgway.com/tCAM-IP\\_A.html](https://dgway.com/tCAM-IP_A.html) に掲載されています。仕様・特長については予定であり、予告なく変更されることがあります。

IPコア紹介 & デモビデオを youtubeに公開しております!!





## IPコア評価用拡張基板「ABシリーズ」

ギガビットIPコアは、インテル®製評価ボードでの購入前実機評価が可能となっており、デザイン・ゲートウェイでは評価用拡張基板を提供しております。

### IPコア採用前の 評価・検討に役立つ!!

ステップ1: sofファイルの準備

ステップ2: アダプターボード入手

ステップ3: パフォーマンス評価



お手元のインテル® 純正開発キット



sof file

ギガビットIPコアの評価用ファイルをウェブサイトから無償ダウンロード



NVM-e IP評価用AB17-M2FMC



SPEED TEST

いけるっ!!

採用決定◎

GO!

インテル® 純正開発キット +  
 アダプターボードで、すぐに評価

購入前に実際に動作を確認、  
 確実な検討・判断ができます!!

### IPコア購入後の 開発にも役立つ!!

インテル® 純正開発キット用  
 リファレンス・デザインが  
 IPコア購入時に製品に  
 同梱しているので、



速いっ!!

大きな後戻りがなく、  
 確実に短期間で  
 製品開発が可能になります!!

## 製品ラインナップ

データシート等 詳細な技術情報は弊社ホームページ <https://dgway.com/ABseries.html> に掲載されています。

型番/製品イメージ	説明	対応IPコア	対応ボード
 AB02-CROSSOVER	SATAデバイスIP評価用クロスオーバー変換アダプターボード 通常のSATAストレートケーブルを、SATAクロスケーブルに変換		Intel® Stratix® 10 GX Stratix® V GX Stratix® IV GX
 AB08-USB3HSMC	HSMC-USB3.0変換アダプターボード USB3.0 TypeA toA ケーブル(1m)が1本付属 ※DG製USB3.0-IPコアユーザーのみ限定販売		Arria® 10 SX/GX Arria® V GX Arria® II GX
 AB09-FMCRAID	FMC-SATA(10ch)変換アダプターボード (外部電源必須) インテル®Arria® 10 SX、RAID評価に必須		Cyclone® 10 GX Cyclone® V GX Cyclone® IV GX 開発キット
 AB12-HSMCRAID	HSMC-SATA(8ch)変換アダプターボード (外部電源必須) RAID評価に必須		
 AB16-PCIeXOVER	NVM-e IP評価用PCIeクロスオーバー・アダプターボード		ReFLEX CES Alaric Instant-DevKit
 AB17-M2FMC	NVM-e IP評価用M.2-FMC変換アダプターボード 最大2台のM.2 NVM-e SSDの接続が可能・SSDIは付属しません		Terasic TR5-Lite
 AB18-PCIeX16	NVM-e IP評価用x16レーンPCIeクロスオーバー・アダプターボード		※詳細はお問い合わせ下さい

# IP Lock

## IP資産を不法な複製からプロテクトする ロジックセキュリティ・システム「IP Lock」

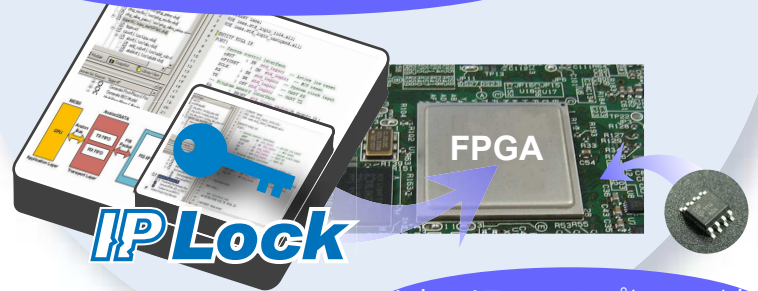
**AES  
128**

IP Lock は信頼性の極めて高いAES暗号技術を採用したFPGAロジックセキュリティ・システムです。IP LockをFPGAに組み込み、暗号処理コントローラー・チップと接続するだけで、お客様の重要なFPGA内のIP資産を不法な複製からプロテクトします。

### 特長

- **AES-128暗号方式**による強固なセキュリティ
- 認証データは**完全にランダム**、しかも200msごとに絶えず変更
- 暗号処理チップがないとロジック機能が停止
- FPGAとIP Lockの接続は**2ラインのみ**で、接続が容易
- 試作用**ラボラトリーズパック**はIDキー書き込み不要で使用が楽々
- **IP Lockライター** & **IPL-CHP**で量産製品に対応

ユーザーロジックに「IPLock」コアを組み込んでFPGAにインプリメントして、



セキュリティ・チップ(SOIC-8)をボード上に搭載するだけ!

### 少量試作向け「ラボラトリーズパック」



ラボラトリーズパッカー式  
ID書き込み済み暗号処理チップ付属ですぐに使えます。

「ラボラトリーズパック」には出荷時にユーザー専用のIDが暗号処理チップにあらかじめ書き込まれております。このIDはお客様を含め誰も書き換えることはできません。

出荷時にあらかじめ書き込まれてるIDは、各パックごとに唯一無二の別々のIDとなっており、CD-ROMに収録されているIP Lockコアと暗号処理チップは必ず同じパック内の組として使用します。そのため、本製品を悪用した複製の作成さえできないようになっております。

「ラボラトリーズパック」には、ID書込済暗号処理チップ10個パック(IPL-010L)と30個パック(IPL-030L)を用意しております。

ラボラトリーズ パック	IPL-010L	IPコアネットリスト+ID書込済みチップ10個パック
	IPL-030L	IPコアネットリスト+ID書込済みチップ30個パック

### 量産向け「ライターセット」



IPLockライターとIPL-CHP

IP Lockを製品に搭載する時は、「IP Lockライター(IPL-003WR)」とブランク暗号処理チップ(IPL-CHP)を使って、お客様のお手元で任意のIDを書き込むことができます。

付属ソフトウェアで書き込むIDを任意の値に指定できるため、製品別・ロット別にIDを変更することができます。

またIP Lockライターごとにも固有のIDを持つため、他のIP Lockライターで同一IDを書き込もうとしても、複製を作ることはできませんので、高いセキュリティを維持することができます。

「IP Lockライター(IPL-003WR)」には、ブランク暗号処理チップが3個 標準で付属しておりますが、一般的な量産用途では100個単位パックのブランク暗号処理チップ(IPL-CHP)が別途必要です。

IPL-003WR	IP Lockライターセット (IPL-CHP 3個付属)
IPL-CHP	IP Lock ブランクチップ (MOQ 100個単位)
IPL-CHP1.8V	IP Lock ブランクチップ 1.8V対応 (MOQ 100個単位)

データシート等 詳細な技術情報は弊社ホームページ<https://dgway.com/IPLock.html>に掲載されています。

# SD LINK

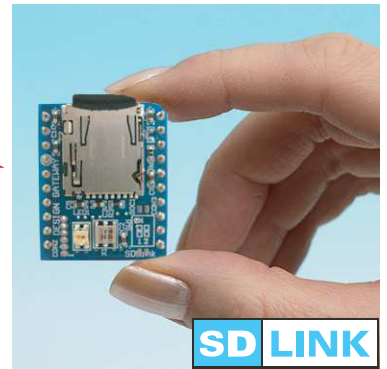
## FPGAコンフィグROM書き換えの時間を大幅短縮で効率UP!!「SDLink」

microSD 付属

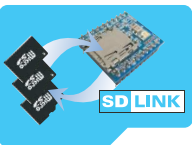


速いっ!!

**圧倒的な超高速プログラミング!**  
20Mバイト(=160Mビット)のコンフィグファイルをプログラムする場合、オンボードフラッシュへの書き込み422秒(約7分)が、



**SDLink 1個で、最大8個のFPGAに、それぞれ異なるファイルを同時にコンフィグ**  
異なるFPGA混在でもOKです。



**microSDカードを差し替えるだけ!!**  
**フィールドでのFPGA回路データ更新が非常に容易!!**  
市販カードリーダーからmicroSDに書き込むだけなので、**書き込み環境がない現場**や、色々なバージョンを試したい場合などに威力絶大です。

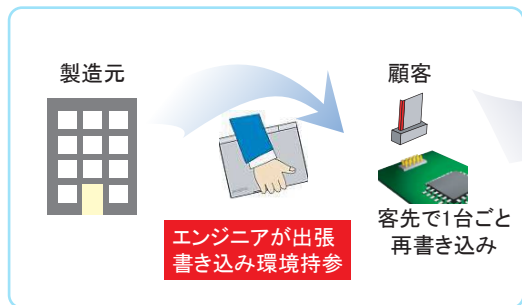
SDLinkはmicroSDカードに格納したデータを、電源投入時にFPGAに対して高速コンフィギュレーション実行する小型のモジュールです。microSD差し替えによりフィールドでのFPGA回路データ更新が非常に容易に実現できます。

## microSDカードにFPGAデータを格納 超大容量・高速コンフィギュレーション

### 応用例

#### FPGA搭載製品出荷後 コンフィグデータの修正をしたい

一般のコンフィギュレーションROM使用時



#### SD LINK 使用時



### 型番情報

SL001	SDLink	SDHC microSDカード1枚付属
-------	--------	---------------------

データシート等 詳細な技術情報は弊社ホームページ <https://dgway.com/SDLink.html> に掲載されています。仕様・特長については予定であり、予告なく変更されることがあります。

SDLink デモの様子は youtubeに公開しております!!



SDLink 評価デモ



視聴する

## 各種技術資料をウェブサイト公開

デザイン・ゲートウェイのウェブサイトに、IPコアの各種詳細情報・ドキュメント類を公開しておりますので、必要な情報をすぐに確認およびダウンロードすることができます。



NVMe-IPコア ページ 詳細資料ダウンロード  
 ([https://dgway.com/NVMe-IP\\_A.html](https://dgway.com/NVMe-IP_A.html))

- ▶ **技術資料**  
 データシート  
 リファレンス・デザインドキュメント  
 評価デモ手順書

- ▶ **無償評価デモファイル**  
 ※パスワード取得のため、簡単な登録が必要

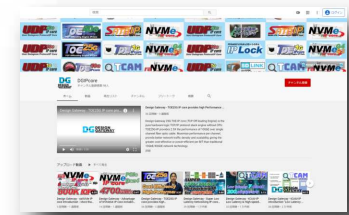
- ▶ **評価デモビデオ**  
<https://www.youtube.com/user/DGIPcore>

- ▶ **営業用資料**  
 リーフレット  
 プレゼンテーション  
 注文情報



## パフォーマンス評価デモをYouTubeに公開

デザイン・ゲートウェイのIPコアの実機評価デモを、YouTubeに公開しております。実機動作のパフォーマンス結果を視聴することが可能です。また、無償評価デモファイルをお手元のFPGA開発キットで評価する際の手順を、ビデオから理解することができます。



YouTube  検索

### おすすめのコンテンツ



Intel® PACでの  
 TOE40G-IPコア 評価デモ



Arria®10 SX FPGA 開発キットでの  
 NVMe-IPコア 2ch RAID 評価デモ



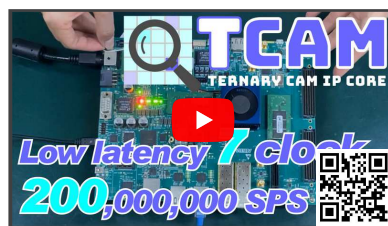
Arria®10 SX FPGA 開発キットでの  
 TOE10G-IPコア 評価デモ



Arria®10 GX FPGA 開発キットでの  
 NVMe-IPコア PCIe スイッチ 評価デモ



Arria®10 SX FPGA 開発キットでの  
 UDP10G-IPコア 評価デモ



Arria®10 SX FPGA 開発キットでの  
 tCAM-IPコア 評価デモ



デザイン・ゲートウェイはFPGA業界に30年以上の実績を持つ、  
先進的なIPコアの開発および販売のパイオニアです。

## 株式会社デザイン・ゲートウェイ

〒184-0012 東京都小金井市中町3-23-17

URL : <https://dgway.com>

E-mail : [sales@dgway.com](mailto:sales@dgway.com)

TEL/FAX : 050-3588-7915

