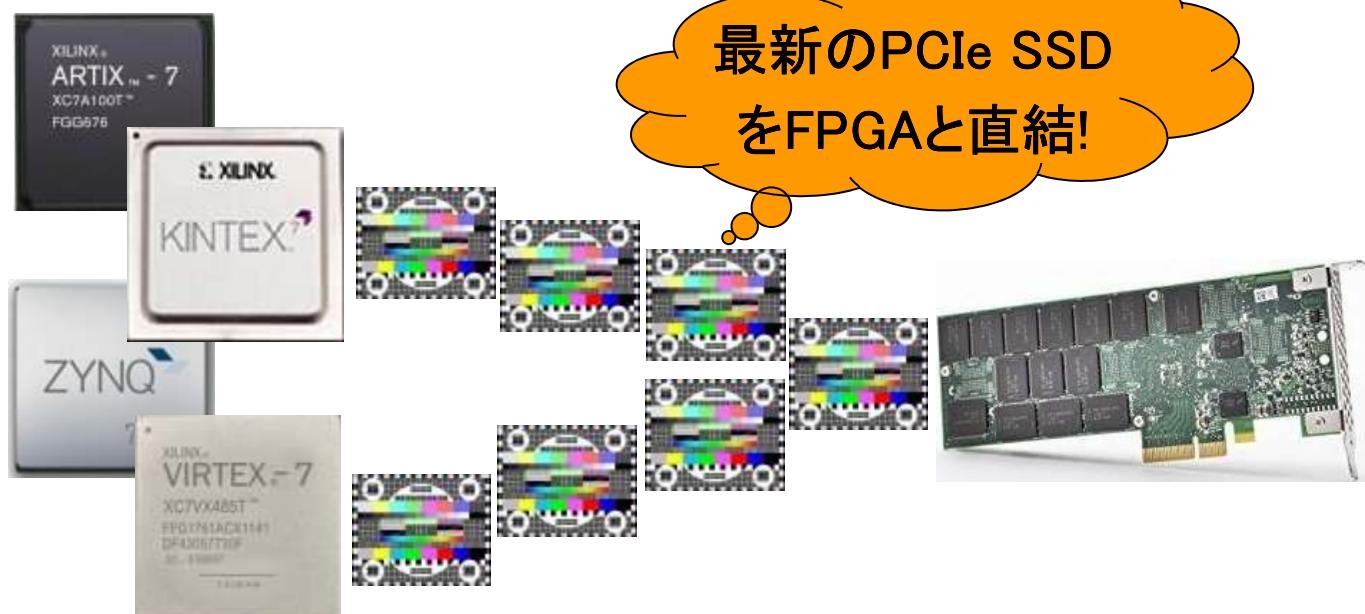


APS-IPのご紹介 (Xilinx版)

Ver1.3J



組み込みストレージの決定版

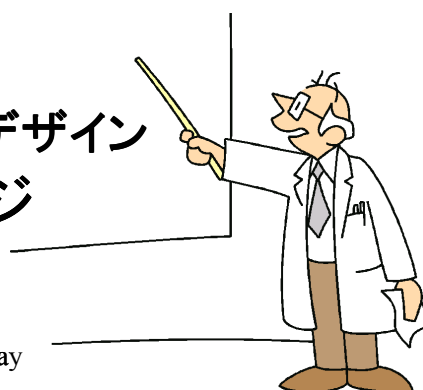
2016/2/24

Design Gateway

Page 1

APS-IP説明資料アジェンダ

- ・ PCIe SSDについて
 - SSDの動向
 - PCIe SSDの組み込み導入メリット
- ・ APS-IPの特長
 - 概要説明
 - 機能
 - ユーザ・インターフェイス
 - パフォーマンスとサイズ
 - 検証環境/リファレンス・デザイン
- ・ アプリケーション・イメージ



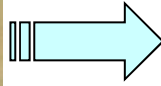
2016/2/24

Design Gateway

Page 2

SSDの動向

- 最新SSDではインターフェイスのSATAがボトルネック
 - SSDのR/W速度がSATAの帯域(理論上限600MB/s)で頭打ち
- より高帯域なPCI Expressへ移行
 - PCIe GEN3 x4の場合帯域は4GB/sと高速
- 小型化に向くM.2フォームファクタが登場
 - 幅22mm・長さ20/42/80/120mmのDIMMに似た形状で小型



従来の2.5インチSATA SSD

最新のM.2タイプ PCIe SSD

2016/2/24

Design Gateway

Page 3

PCIe SSDの組み込み導入メリット1

- 拡張された転送帯域: 1.5GByte/sec(Read時)を越える実力
- 高いコスト・パフォーマンス: SATAタイプと価格差が小さい

メーカー キングストン

HyperX Predator PCIe SSD SHPM2280P2/480G

最大読み取り速度1400MB/秒のPCIe対応内蔵SSD

最安価格(税込): **¥49,980** (前週比: ±0)

価格帯: ¥49,980~¥49,980 (3店舗) [ショップ一覧](#) [価格推移グラフを見る](#)

メーカー希望小売価格: ¥— 登録日: 2015年 3月25日

店舗参考価格帯: ¥49,980 ~ ¥49,980 (全国1店舗) [最寄りのショップ一覧](#)

容量: 480GB 規格サイズ: M.2 (Type2280) インターフェイス: PCI-Express [スペック詳細](#)

[メーカー製品情報ページ](#) [プレスリリース](#)

[新製品ニュース](#) Kingston、読取速度1400MB/秒のM.2対応内蔵SSD

(2016/2/23時点の価格.com情報)

	Read [MB/s]	Write [MB/s]
All	1563	990.7
Seq Q32T1	1563	990.7
4K Q32T1	373.5	273.5
Seq	653.4	966.8
512K	1076	965.8
4K	85.11	110.9

(<http://www.bjorn3d.com/2015/03/480gb-hyperx-predator-m-2-pcie-ssd-shpm2280p2480g/6/>)

M.2タイプPCIe SSD (Kingston 480GB) の価格とパフォーマンス

2016/2/24

Design Gateway

Page 4

PCIe SSDの組み込み導入メリット2

様々なフォームファクタ

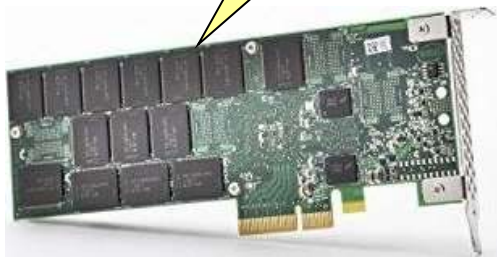
- HHHL(Half-Height,Half-Length)の汎用PCIe拡張カードタイプ
- 小さなM.2タイプ
- 従来2.5"ドライブと同一サイズのSFF-8639

メリット

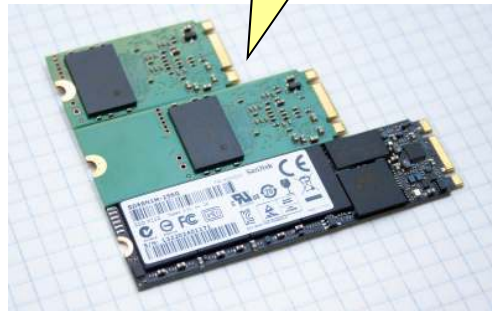
大容量

小型

活線挿抜可能



HHHL PCIeタイプ



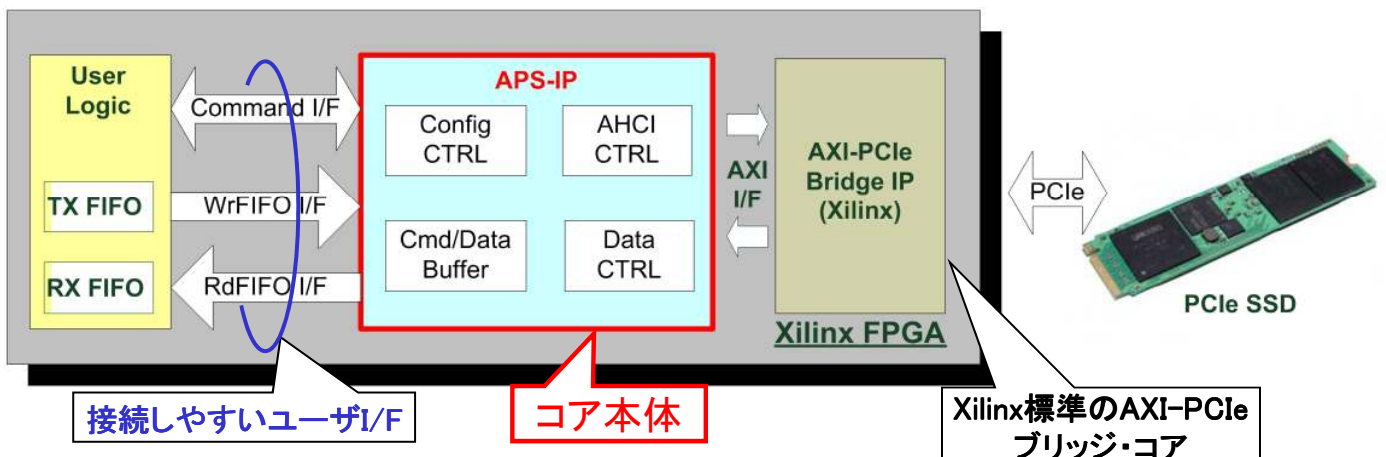
M.2タイプ(長さ規格:42/60/80mm)



SFF-8639タイプ

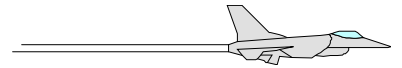
APS-IPとは

- ・ APS-IPとは? → AHCI PCIe SSD IP Coreの略
- ・ どんなIPコア? → PCIeのRoot機能を実装しSSDへRead/Write実行
- ・ どのように使う? → ユーザ回路と接続するだけ、CPU&ファーム不要
- ・ ユーザのメリット? → SSDストレージ・システムが短期間に開発可能



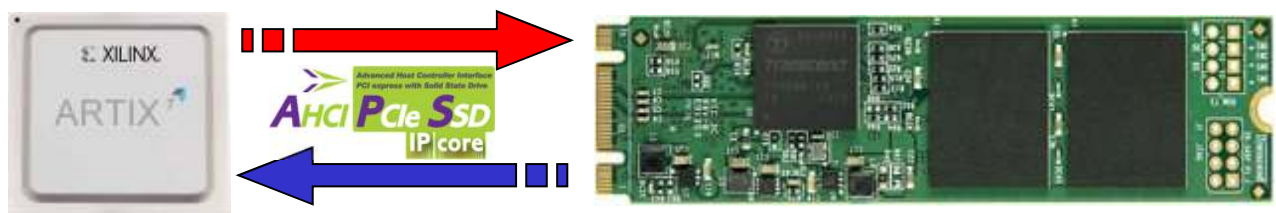
APS-IPの特長

1. 機能: PCIe SSDへのアクセス制御を完全に自動実行
 - コア外部でCPUおよび制御ファームが不要
2. インターフェイス: 接続容易なユーザI/F
 - Xilinx標準のAXI PCIeブリッジ・コアとAXIで直結(外部回路不要)
 - ユーザI/F: 制御はパラメータ+要求パルス、データはFIFO接続
3. 高性能: ハイ・パフォーマンスかつコンパクト
 - Write=1262MB/s、Read=2213MB/s (実測値)
 - PCIe GEN3対応 (Kintex UltraScaleのGEN3動作検証済み)
 - コアサイズ: 482Slice, 559DFF (7-seriesの場合)
4. 環境: Xilinx評価ボードでの試作開発環境
 - 実機動作するリファレンス・デザインをコアに添付



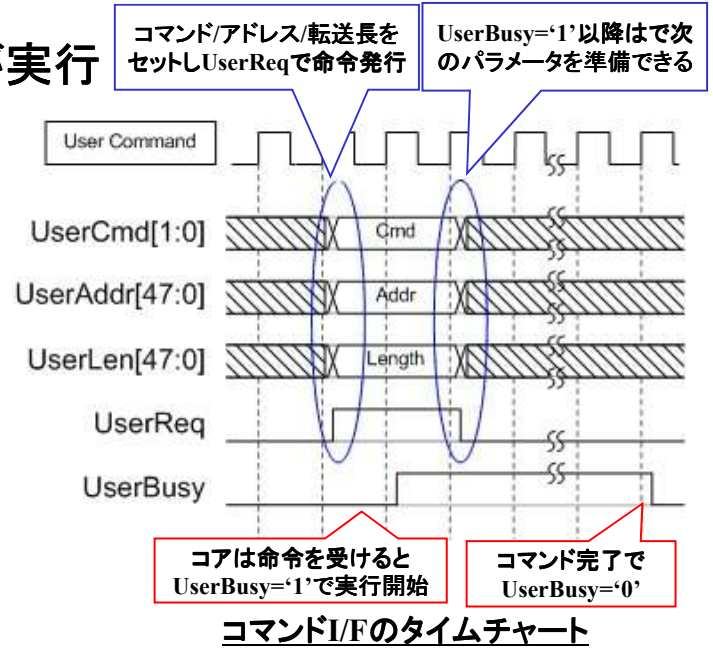
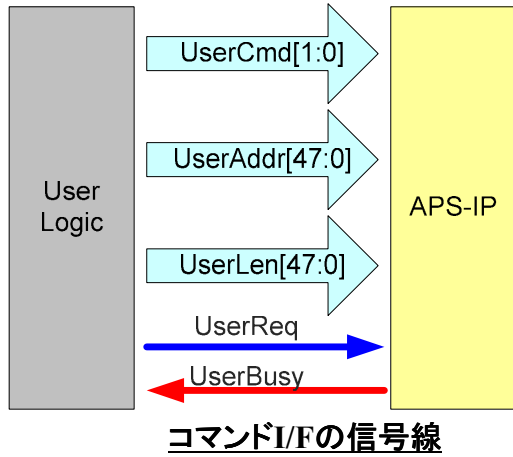
APS-IPの特長1: 機能

- ・ PCIe SSD専用ルート・ポート機能
 - PCIe初期化機能: BAR初期化/MSI割込セット/マスタモード設定
 - SSD状態モニタ: 割込み/ステータス自動チェック機能
- ・ AHCI Read/Write機能
 - ユーザのR/W要求によりAHCIレジスタを制御、アクセス実行
 - PCIe~FIFO間のデータ転送/フロー制御



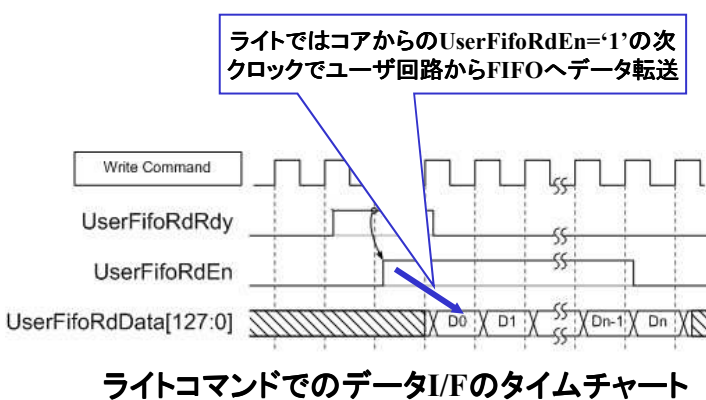
APS-IPの特長2:コマンドI/F

- ・ 接続容易なインターフェイス
 - コマンド種類/アドレス/転送長をセット
 - UserReqパルスでコマンド実行開始
- ・ SSDへのアクセス制御は全てコアが実行
 - ユーザ回路はUserBusyをモニタするだけ!



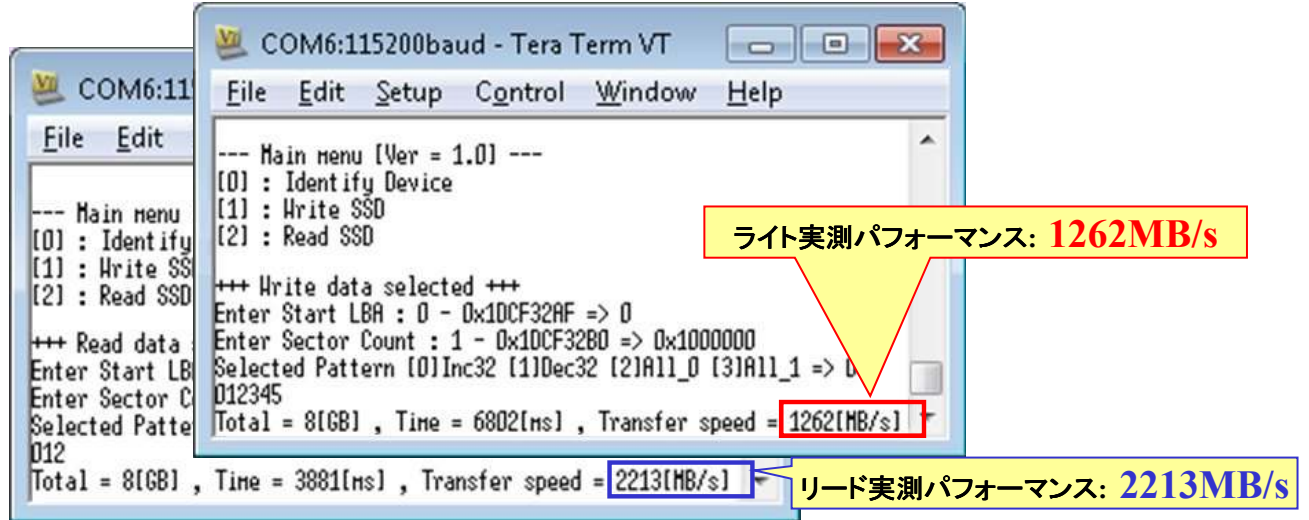
APS-IPの特長2:データI/F

- ・ リード/ライト別の128bit幅FIFO
 - ライト時コアからのUserFifoRdEnで、書き込みデータをユーザ回路から送信FIFOに対して出力
 - リード時コアからのUserFifoWrEnと同期して、読み出しデータが受信FIFOからユーザ回路に対して出力



APS-IPの特長3: パフォーマンス

- ・ PCIe SSDへのアクセス制御を完全に自動実行
 - R/Wコマンドを最速で実行するステートマシン内蔵
 - 完全同期回路により最少のオーバーヘッド



実機パフォーマンス評価結果例 (KCU105) (評価SSD: Samsung製 MZ-HPV2560)

APS-IPの特長3: コンパクト

- ・ コア消費リソースを最小化
 - コントロール・ロジックと必要最小限の一時バッファのみを実装
 - データFIFOはコア内に含めずユーザが自由に選択

Example Implementation Statistics for 7-Series device (PCIe Gen2)

Family	Example Device	Fmax (MHz)	Slice Regs	Slice LUTs	Slices ¹	Design Tools
Kintex-7	XC7K325TFFG900-2	125	559	1311	482	Vivado2014.4
Virtex-7	XC7VX485TFFG1761-2	125	559	1313	482	Vivado2014.4
Zynq-7000	XC7Z045FFG900-2	125	559	1311	485	Vivado2014.4

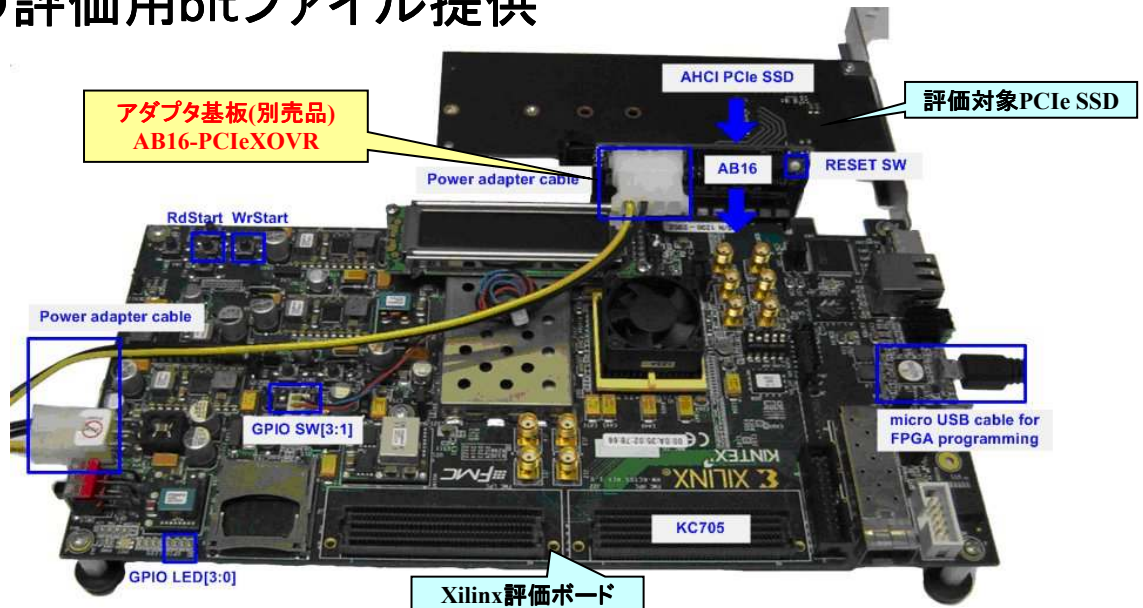
Example Implementation Statistics for Ultrascale device (PCIe Gen3)

Family	Example Device	Fmax (MHz)	LUT FF	LUT Logic	CLB	Design Tools
Kintex-Ultrascale	XCKU040FFVA1156-2E	250	1230	650	270	Vivado2015.4

APS-IPコア単体の消費リソース (注: Xilinx製 AXI-PCIeブリッジは含みません)

APS-IPの特長4: 評価環境

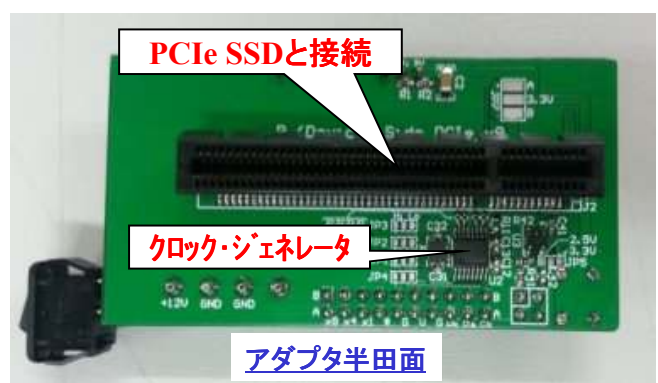
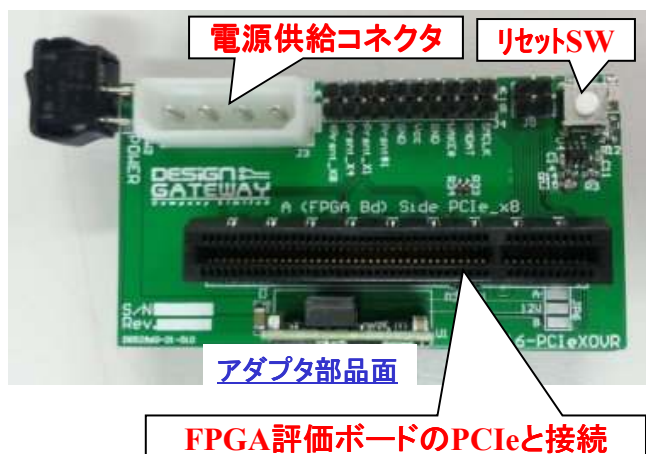
- ・ Xilinx各種評価ボードで実機動作
- ・ 無償の評価用bitファイル提供



KC-705でのIPコア実機評価環境

APS-IPの特長4: 開発支援ツール

- ・ FPGA評価ボード実機検証用のアダプタ(型番: AB16-PCIeXOVR)
- ・ 部品面PCIeソケットとFPGA評価ボードのPCIeを接続
- ・ 半田面PCIeソケットにPCIe SSDを装着
- ・ APS-IPを実装したFPGAからアダプタ経由でSSDへR/Wアクセス



APS-IPの特長4: リファレンス・デザイン

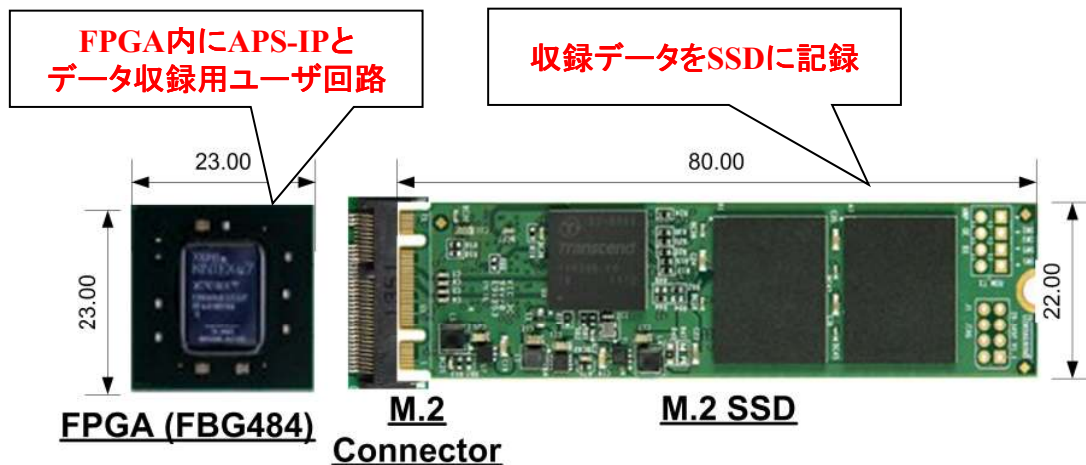
- ・ 評価用ビットファイルのVivado/EDKプロジェクト
- ・ IPコア以外の全ソースコード(ファーム含む)を提供
- ・ ユーザ製品の開発期間短縮に貢献
 - まず最初に元のリファレンスで実機動作を確認
 - そこからユーザ製品に向け少しずつ編集
 - 編集ごとに実機動作をStep by Stepで確認



大きな後戻りがなく確実に短期間での製品開発が可能!

APS-IPアプリケーション例

- ・ 超小型FPGAデータ収録システム
 - 最新FPGA+M.2タイプSSD



484ピンFBGパッケージのFPGAとM.2 SSDによる実装専有エリア例 (単位:mm)

