NVMe-IP デモ手順書 (Intel 版)

Rev3.0J　2018/07/25

本ドキュメントは Intel FPGA 搭載の FPGA 評価ボードにおいて NVMe-IP の実機デモ手順について説明したものです。評価ボード上に PCIe ホスト側ソケット・コネクタが実装されている場合を除いて本デモには AB16-PCIeXOVR アダプタが必要となります。本デモにて NVMe SSD へのデータ書き込みやリード＆ベリファイに加え SMART や Flush や Shutdown コマンドが実行できます。ユーザは NiosII コマンド・シェル経由でテスト・メニューを選択します。

1　ハードウエア環境

本 NVMe-IP デモを Intel 製 FPGA ボードで実機評価するためには以下の環境を準備してください。

1) Intel FPGA 搭載の以下の評価ボード
   - ArriaV GX スタータ開発キット(Intel 製：PCIe GEN2)
   - TR5-Lite Stratix V FPGA ボード(Terasic 製：PCIe GEN3)
   - Arria10 SoC 開発キット(Intel 製：PCIe GEN3)
   - Arria10 GX 開発キット(Intel 製：PCIe GEN3)
   - Alaric ボード (Reflex CES 製：PCie GEN3)
2) QuartusII プログラマと NiosII コマンド・シェルをインストールした PC
3) 評価対象の NVMe SSD (M.2 SSD の場合 PCIe スロットへ挿入するための変換アダプタが必要)
4) FPGA ボードの電源アダプタ
5) オプションで以下の部材
   a) ArriaV GX スタータ開発キットの場合 AB16-PCIeXOVR アダプタおよび付属品の電源分岐ケーブル
   b) TR5-Lite Stratix V, Arria10GX 開発キット, Alaric ボードの場合 AB16-PCIeXOVR アダプタおよび市販の ATX 電源(SSD 電源用)
6) Intel 評価キット付属の AC アダプタ
7) FPGA をコンフィグレーションし NiosII コマンド・シェルを実行するためのケーブル
   - ArriaV GX スタータ開発キットの場合キット付属の USB A-B タイプ・ケーブル
   - TR5-Lite Stratix V FPGA ボードの場合 USB1-B タイプ・ケーブルおよび USB Blaster
   - Arria10SoC 開発キット,Arria10GX/開発キット,Alaric ボードの場合キット付属の USB マイクロ・ケーブル

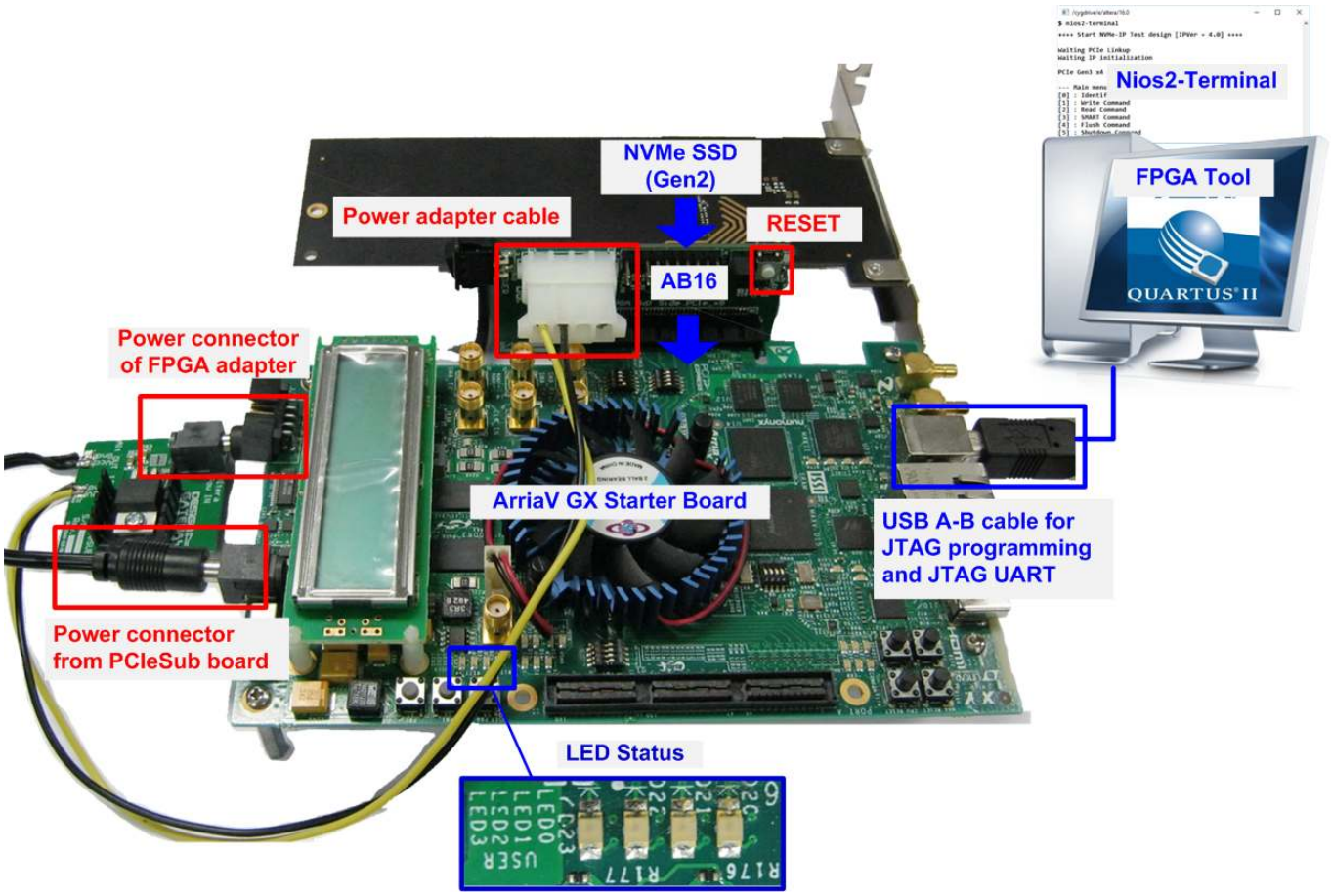


図 1-1: ArriaV GX スタータ開発キットにおける NVMe-IP デモ環境

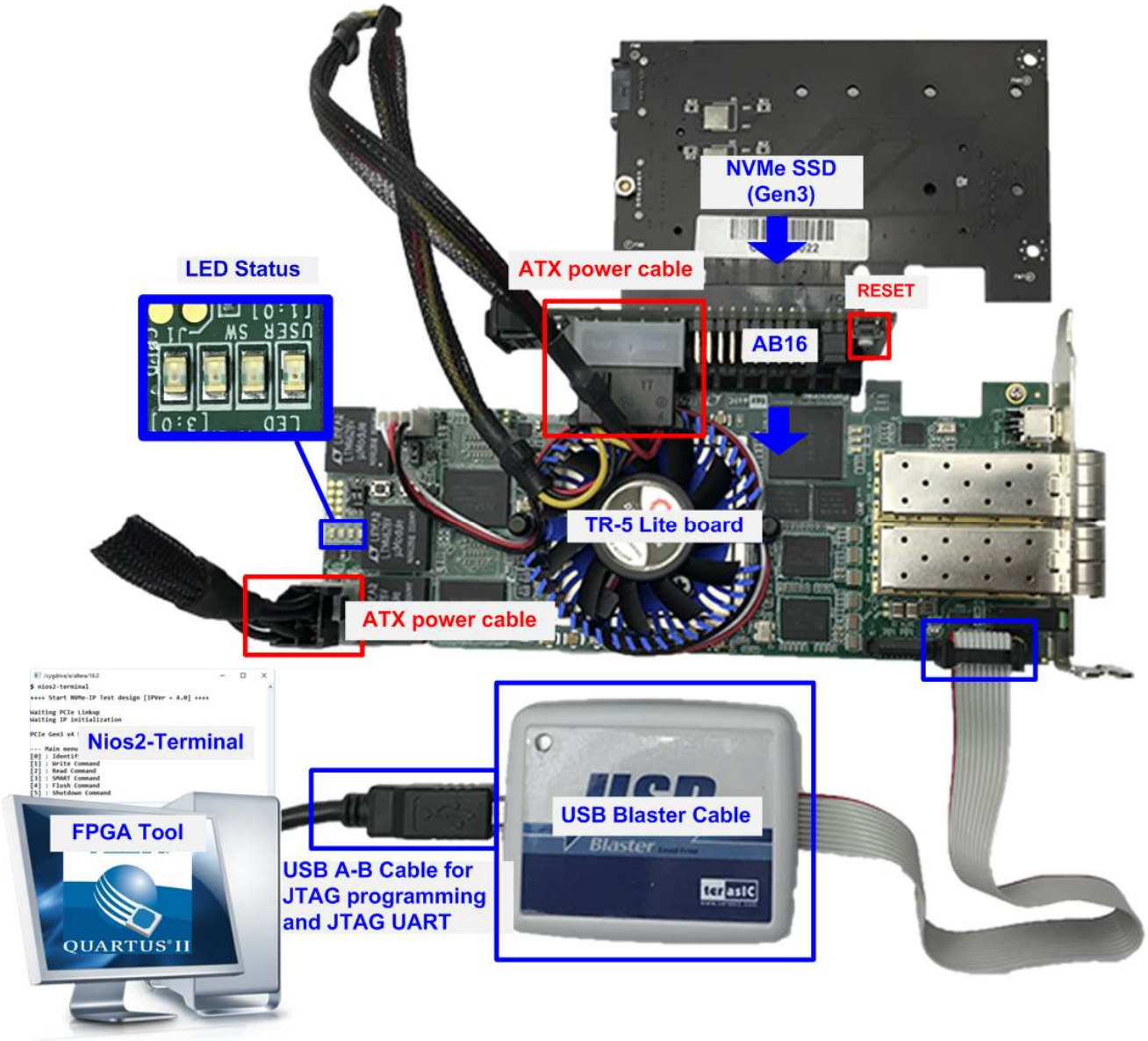


図 1-2: TR5-Lite Stratix V FPGA ボードにおける NVMe-IP デモ環境

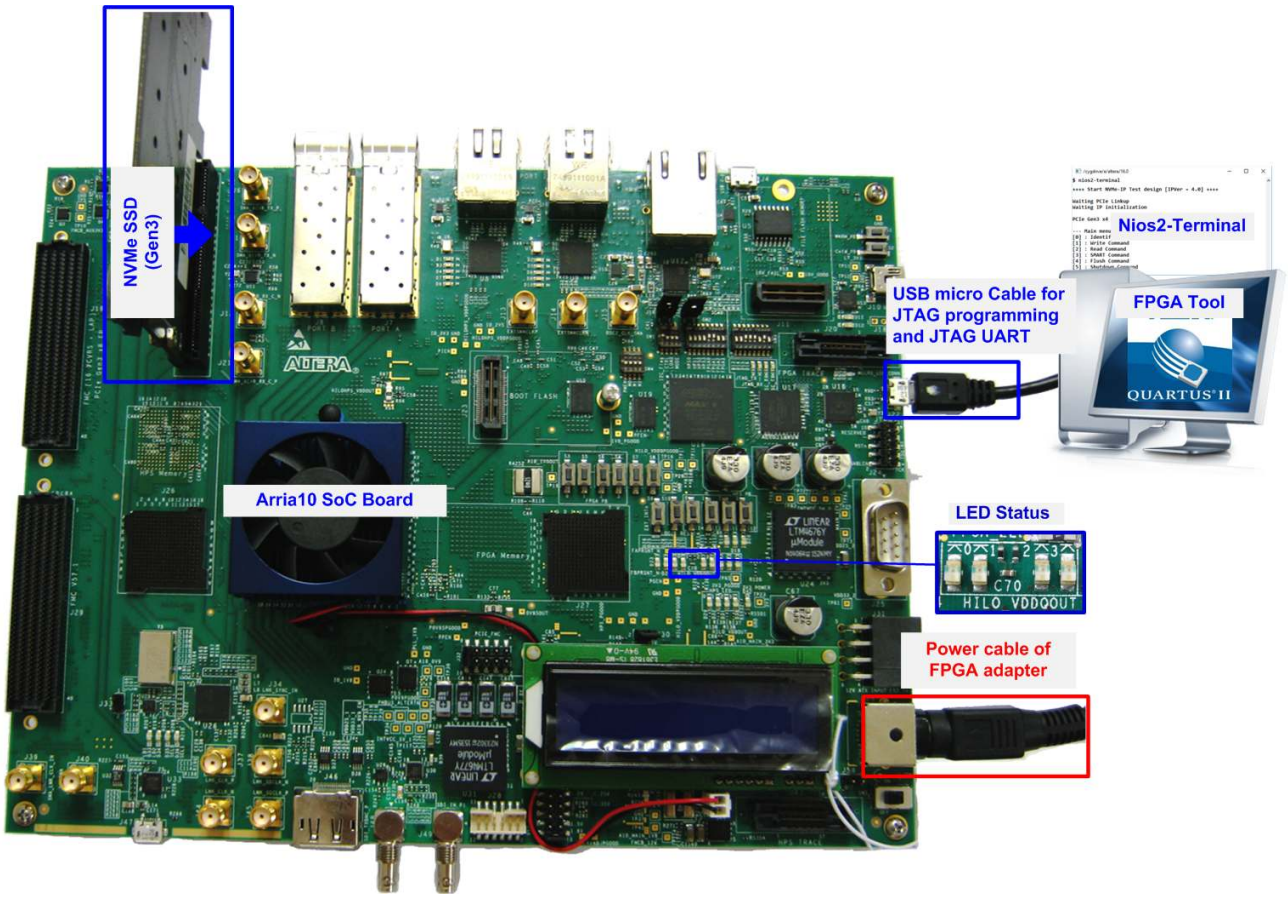


図 1-3: Arria10 SoC 開発キットにおける NVMe-IP デモ環境

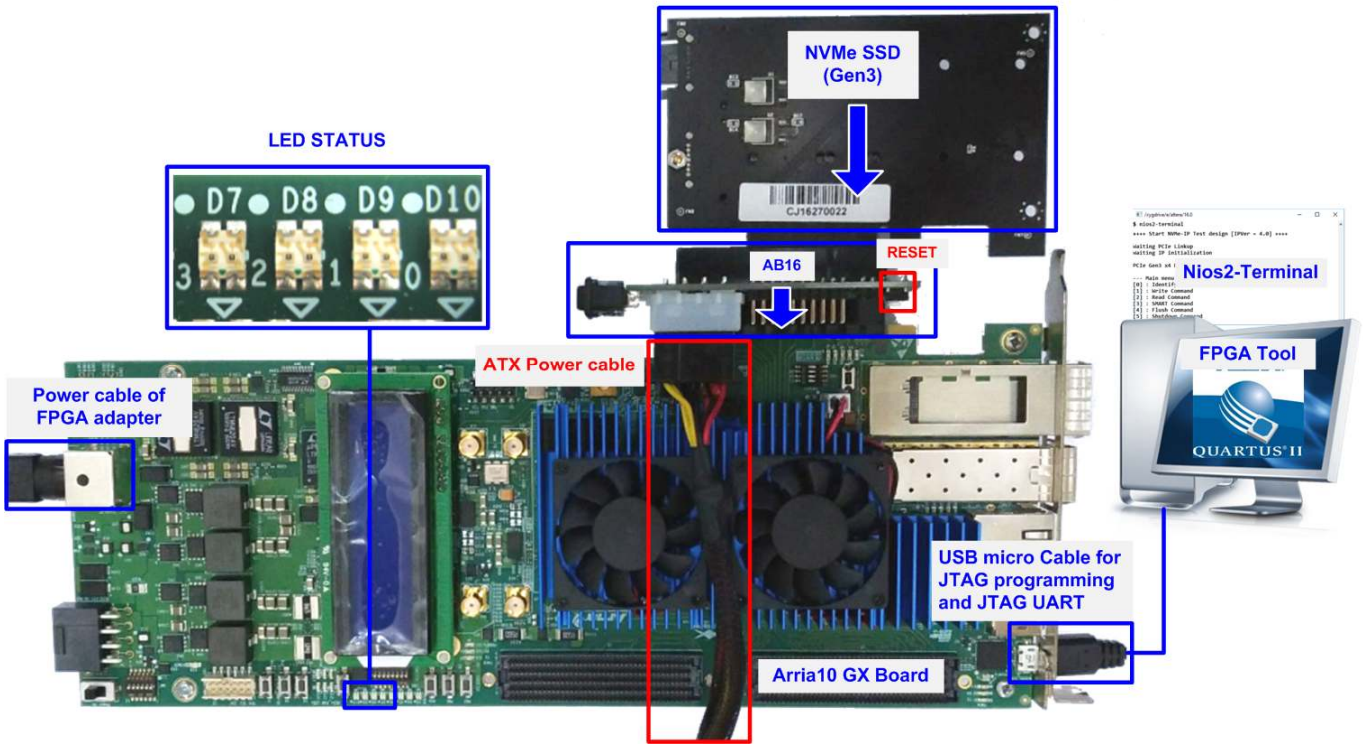


図 1-4: Arria10 GX 開発キットにおける NVMe-IP デモ環境

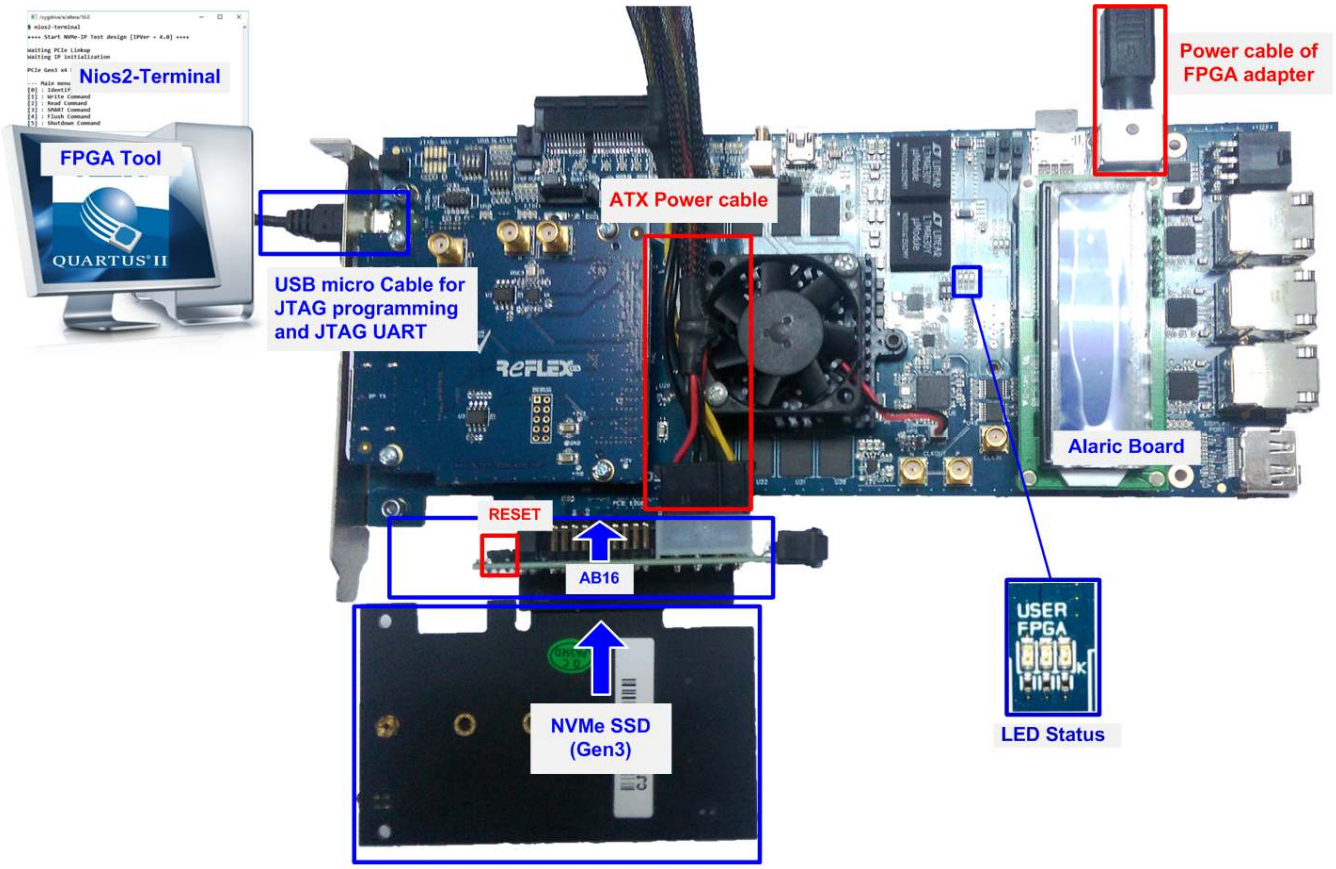


図 1-5: Alaric ボードにおける NVMe-IP デモ環境

2 ハードウエア設定

2.1 ボードのセットアップ

2.1.1 ArriaV GX スタータ開発キットのセットアップ

a) 全ての電源が OFF 状態であることを確認します.
b) AB16-PCIeXOVR 付属の電源分岐ケーブルにてプラグケーブルを FPGA ボードの電源コネクタに接続します。電源分岐ケーブルの ATX コネクタケーブルを AB16-PCIeXOVR アダプタに接続します。FPGA ボード付属の AC アダプタを電源分岐ケーブル小基板上のジャックに接続します。

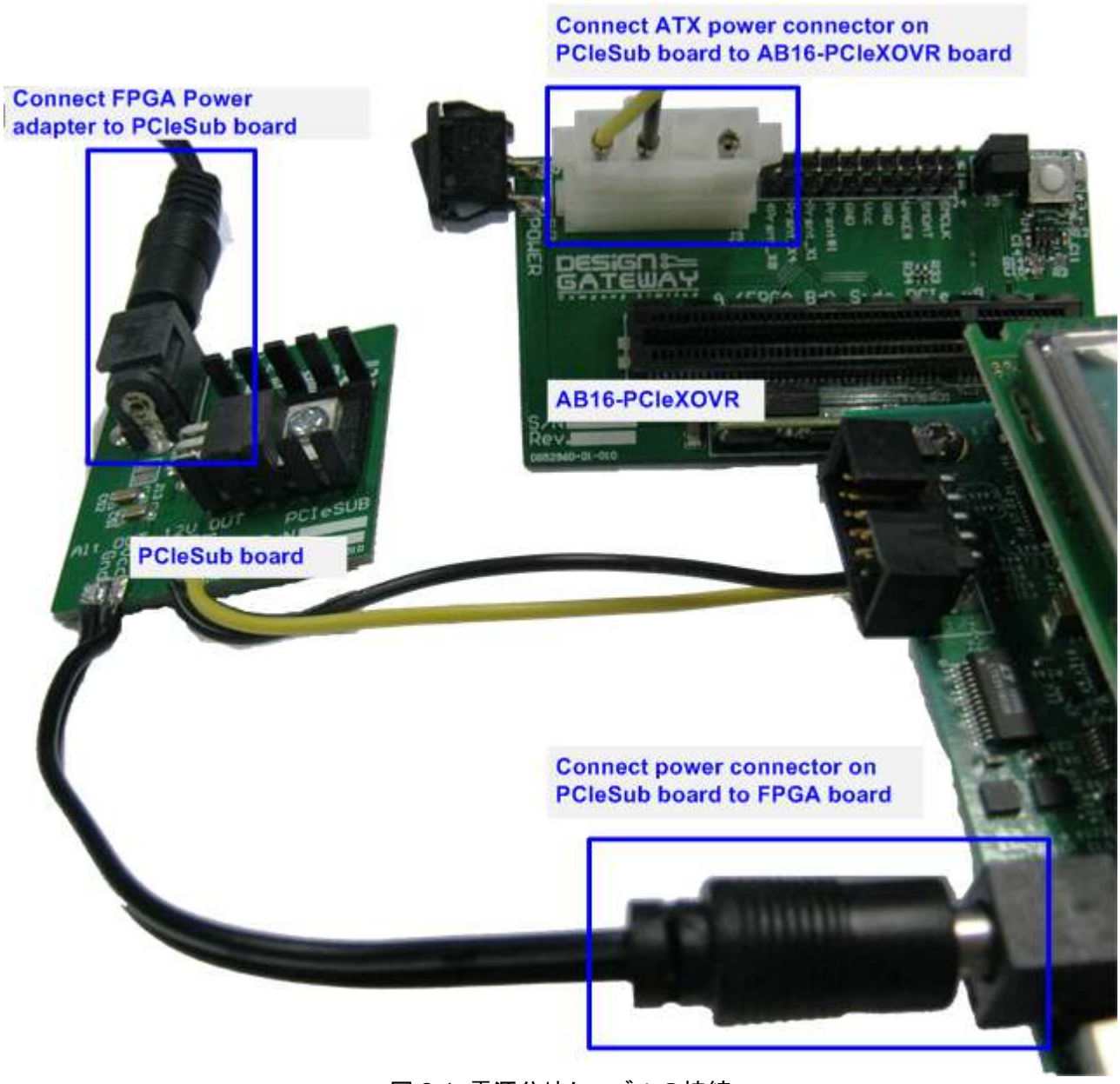


図 2-1: 電源分岐ケーブルの接続

c) AB16-PCIeXOVR アダプタ基板の部品面(A)側の PCIe ソケットに FPGA ボードを接続し、半田面(B)側の PCIe ソケットに NVMe SSD を装着します。また、アダプタ基板の J5 にて Pin#1-3 間および Pin#2-4 間にジャンパ・ソケットを挿入します。

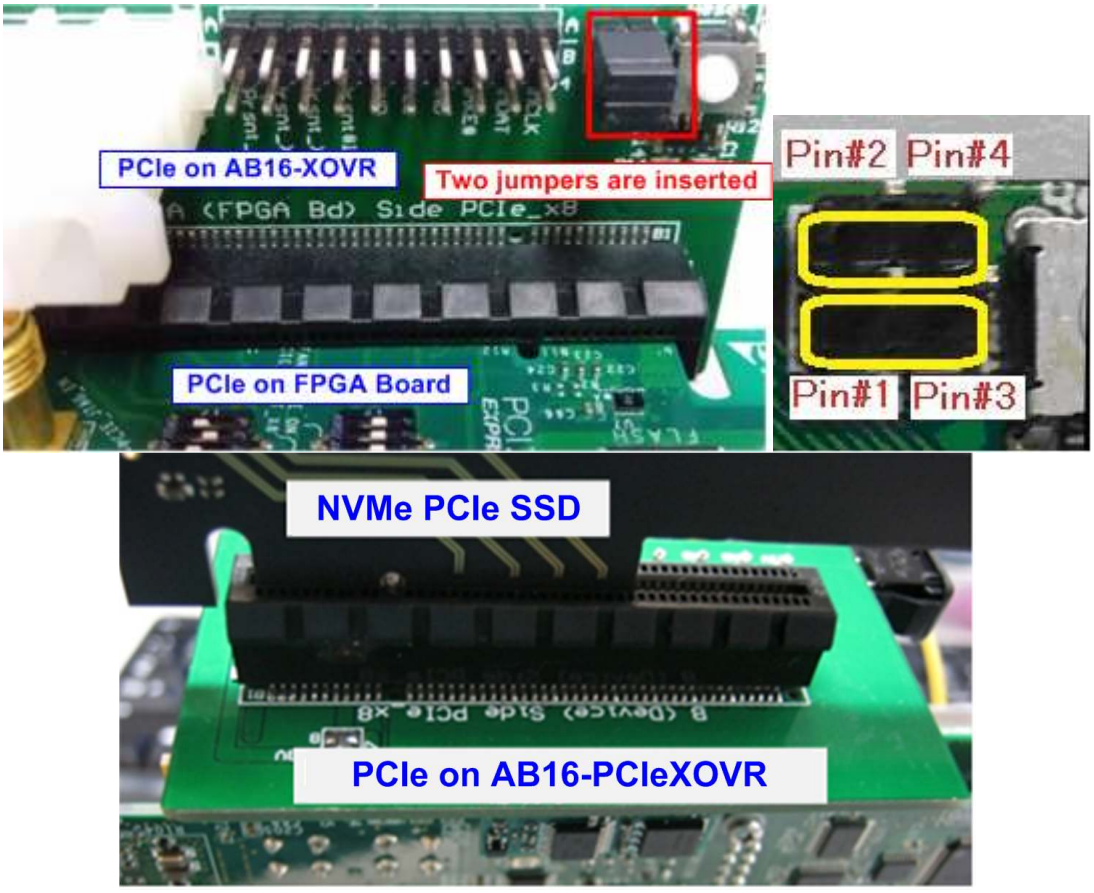


図 2-2: AB16-PCIeXOVR アダプタの接続とジャンパ設定

d) JTAG プログラムおよび NiosII コマンド・シェル用に B タイプ USB ケーブルで FPGA ボードと PC を接続します。

e) FPGA ボードの電源を投入し AB16-PCIeXOVR アダプタの電源も供給します。

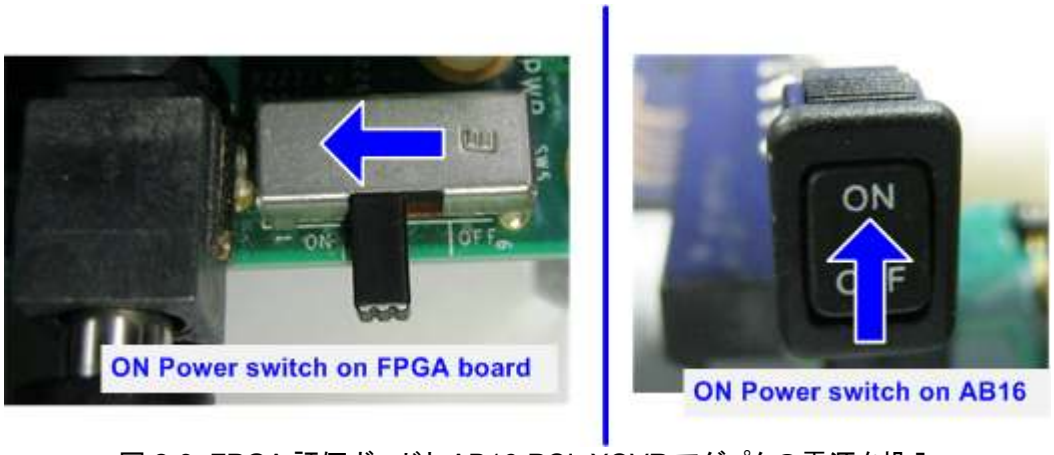


図 2-3: FPGA 評価ボードと AB16-PCIeXOVR アダプタの電源を投入

2.1.2 TR5-Lite Stratix V FPGA ボードのセットアップ

a) 全ての電源が OFF 状態であることを確認します.
b) ATX 電源を FPGA ボードに接続します。

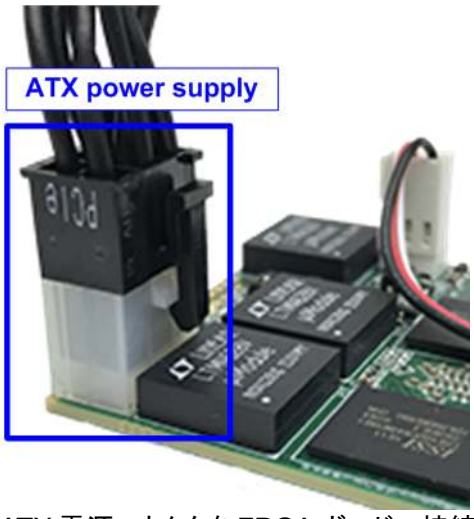


図 2-4: ATX 電源コネクタを FPGA ボードへ接続

c) AB16-PCIeXOVR アダプタ基板の部品面(A)側の PCIe ソケットに FPGA ボードを接続し、半田面(B)側の PCIe ソケットに NVMe SSD を装着します。アダプタ基板の ATX 電源コネクタへ ATX 電源を接続します。また、アダプタ基板の J5 にて Pin#1-3 間および Pin#2-4 間にジャンパ・ソケットを挿入します。

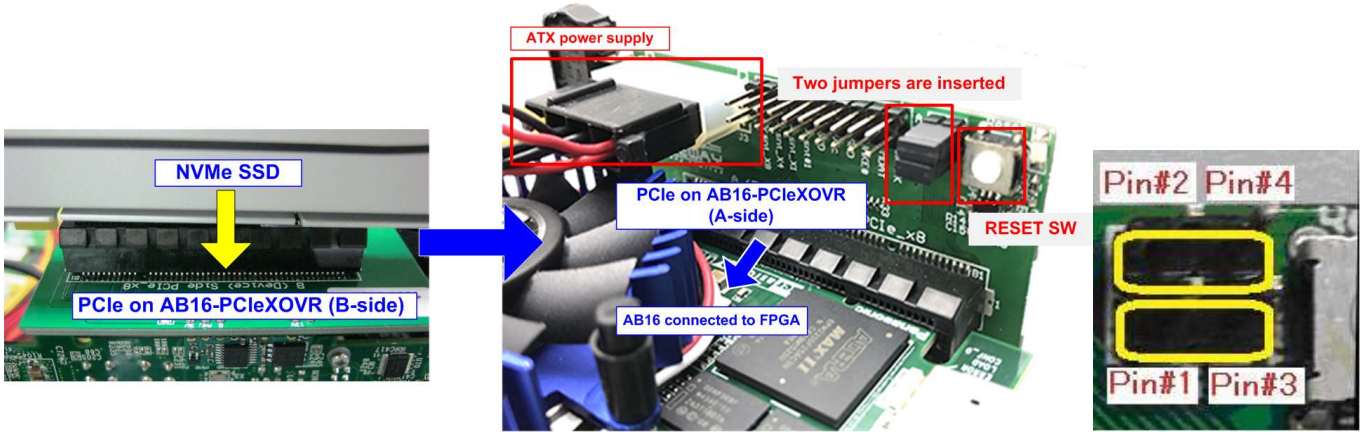


図 2-5: AB16-PCIeXOVR アダプタの接続とジャンパ設定

d) JTAGプログラムおよびNiosIIコマンド・シェル通信用のUSB Blasterケーブルを FPGAボードへ装着します。

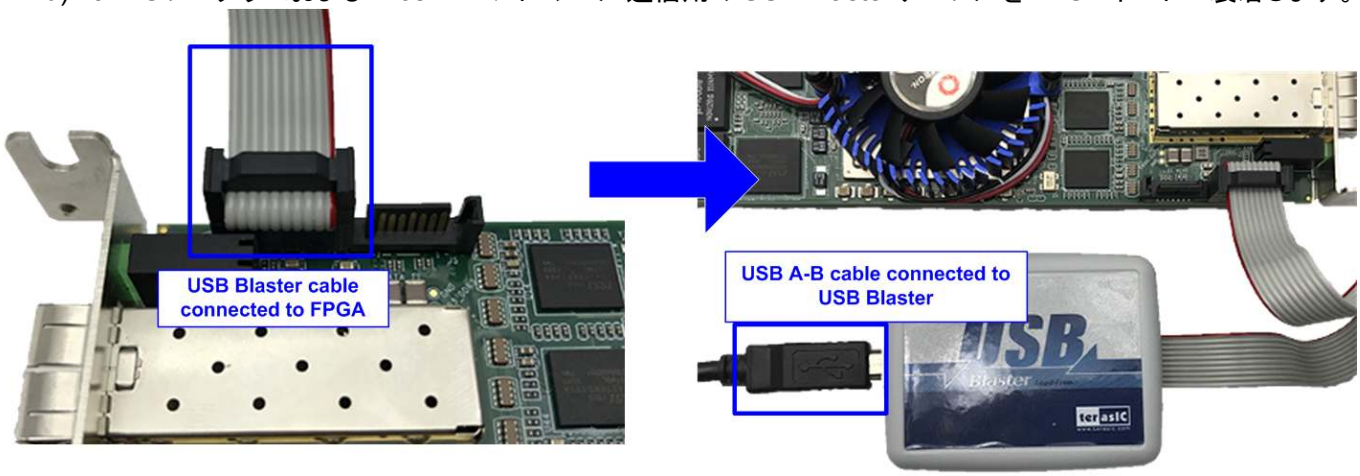


図 2-6: USB Blaster を FPGA ボードへ接続

e) FPGA ボードへの ATX 電源と AB16-PCIeXOVR アダプタへの電源供給を開始します。

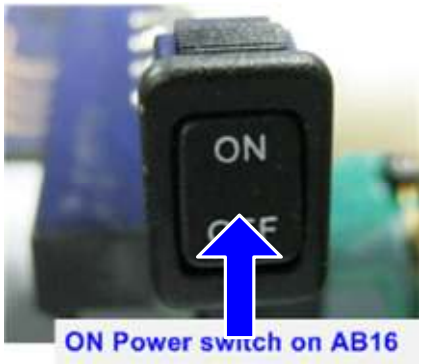


図 2-7: AB16-PCIeXOVR アダプタの電源スイッチを投入

2.1.3 Arria10 GX 開発キット/Aralic ボードのセットアップ

a) 全ての電源が OFF 状態であることを確認します.
b) ATX 電源を AB16-PCIeXOVR アダプタの ATX 電源コネクタに接続します。
c) AB16-PCIeXOVR アダプタ基板の部品面(A)側の PCIe ソケットに FPGA ボードを接続し、半田面(B)側の PCIe ソケットに NVMe SSD を装着します。また、アダプタ基板の J5 にて Pin#1-3 間および Pin#2-4 間にジャンパ・ソケットを挿入します。

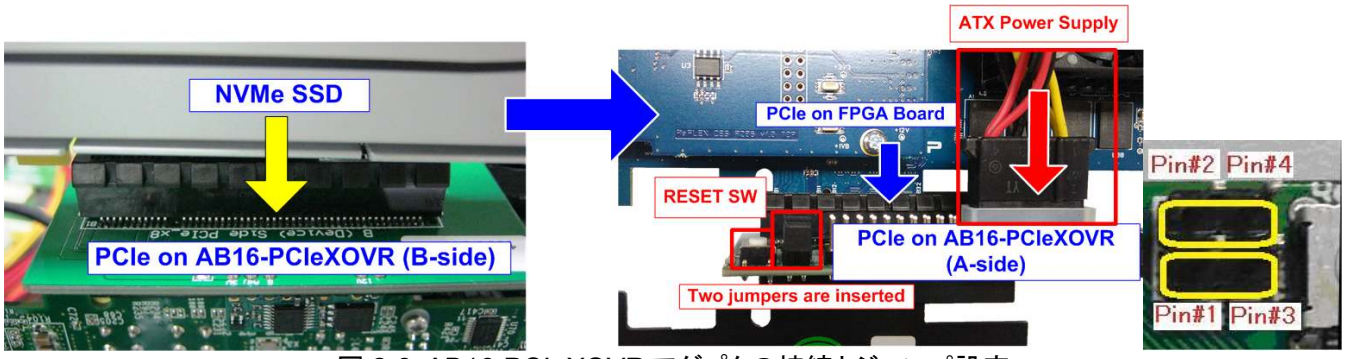


図 2-8: AB16-PCIeXOVR アダプタの接続とジャンパ設定

d) JTAG プログラムおよび NiosII コマンド・シェル通信用の micro USB ケーブルを FPGA ボードへ装着します。
e) FPGA 電源アダプタを FPGA ボードへ接続します。
f) FPGA ボードの電源と AB16-PCIeXOVR アダプタへの電源供給を開始します。

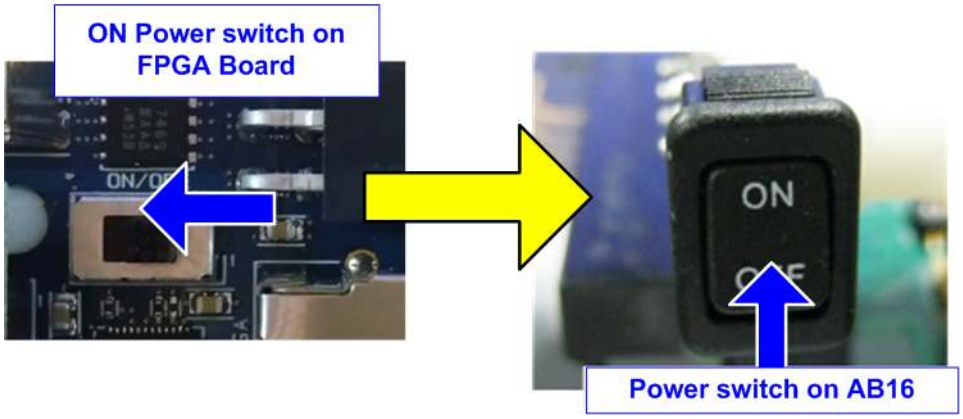


図 2-9: FPGA ボードと AB16-PCIeXOVR アダプタの電源投入

2.1.4 Arria10 SoC 開発キットのセットアップ

a) 全ての電源が OFF 状態であることを確認します.
b) 図 2-10 に示すように NVMe SSD を FPGA ボードの PCIe ソケットへ装着します。
c) JTAG プログラムおよび NiosII コマンド・シェル通信用の micro USB ケーブルを FPGA ボードへ装着します。

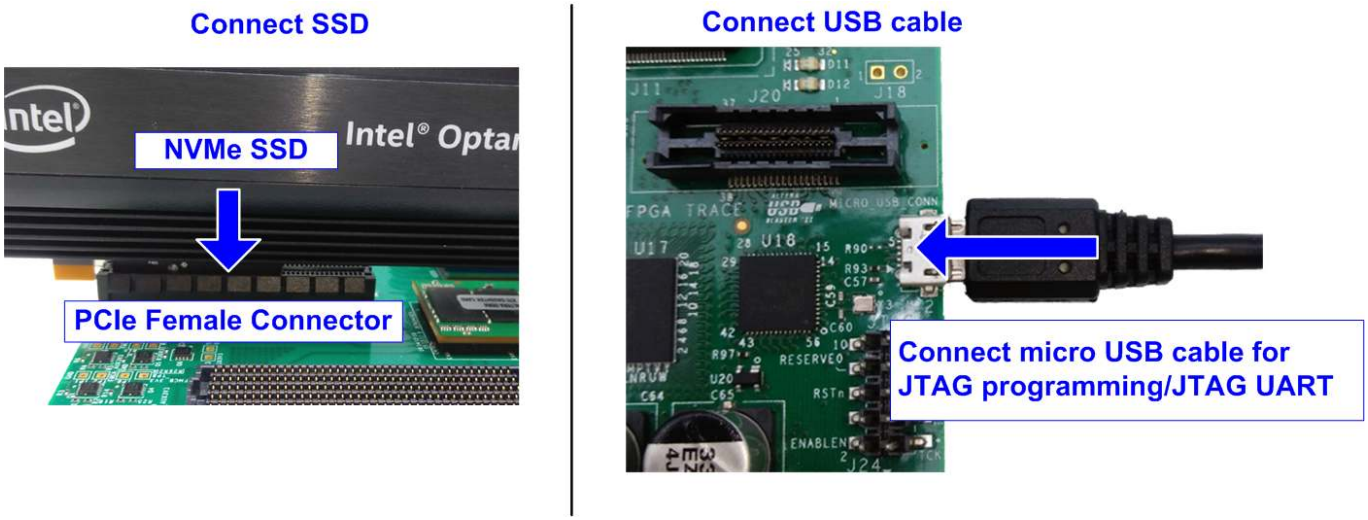


図 2-10: FPGA ボードへ NVMe SSD を接続

d) 図 2-11 に示すように SW[12]=OFF として FPGA ボードからの PCIe 電源供給に設定します。

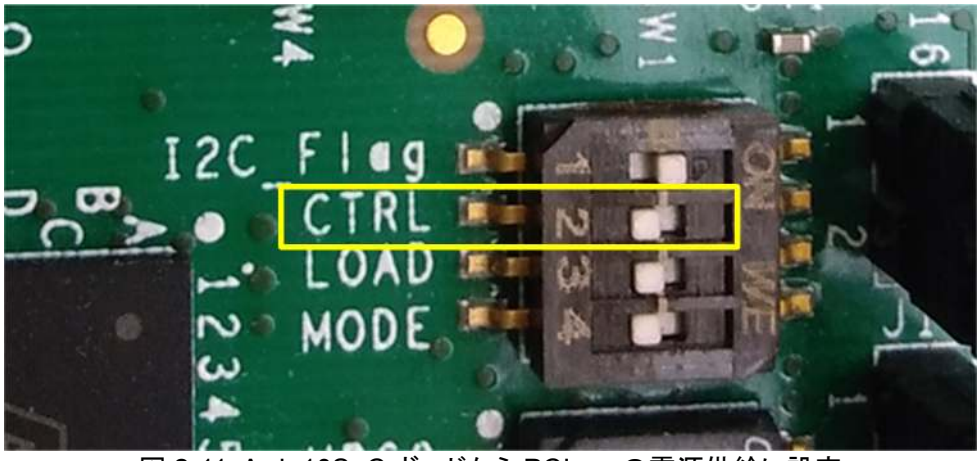


図 2-11: Arria10SoC ボードから PCIe への電源供給に設定

e) FPGA への電源供給を開始します。

2.2 プログラムのセットアップ

1) QuartusII プログラマを使い図 2-12 のように “NVMeIPTest.sof”ファイルで FPGA をコンフィグレーションします。

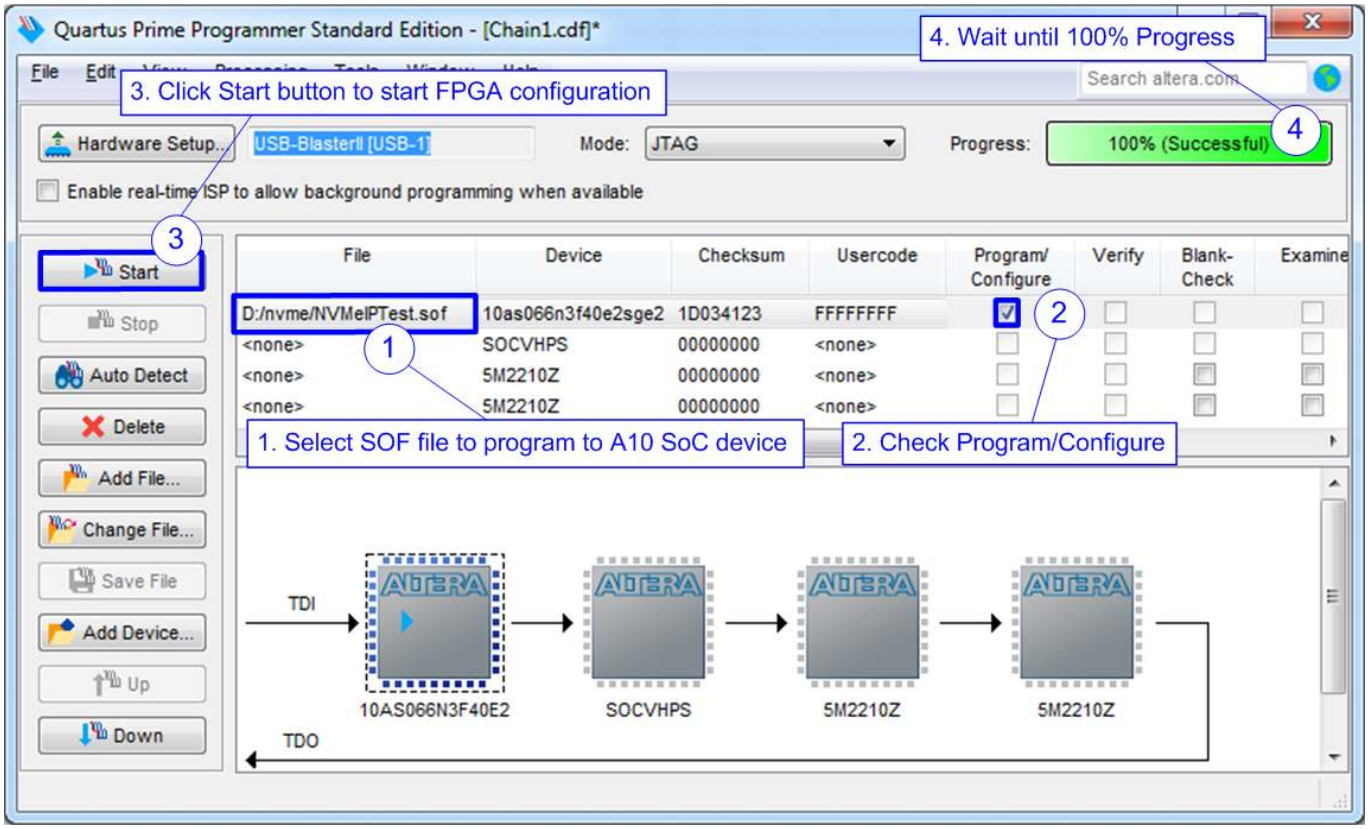


図 2-12: QuartusII プログラマによる FPGA のコンフィグレーション

2) NIosII コマンド・シェルを開き nios2-terminal コマンドを実行します。ブート・メッセージが表示されます。
CPU が PCIe-IP コアからのリンク・アップ信号をモニタすると"Waiting PCIe Linkup"メッセージが表示されます。
CPU が PCIe-IP コアからのリンク・アップを確認し NVMe-IP コアの初期化プロセスを待機すると"Waiting IP initialization"メッセージが表示されます。
PCIe 速度と PCIe レーン数は IP コア初期化プロセス完了後、"PCIe Gen3 (or 2/1) x4 (or x2/x1) Device Detect"のメッセージで表示されます。
そしてメイン・メニューが表示されユーザからのコマンドを受け付けられるようになります。

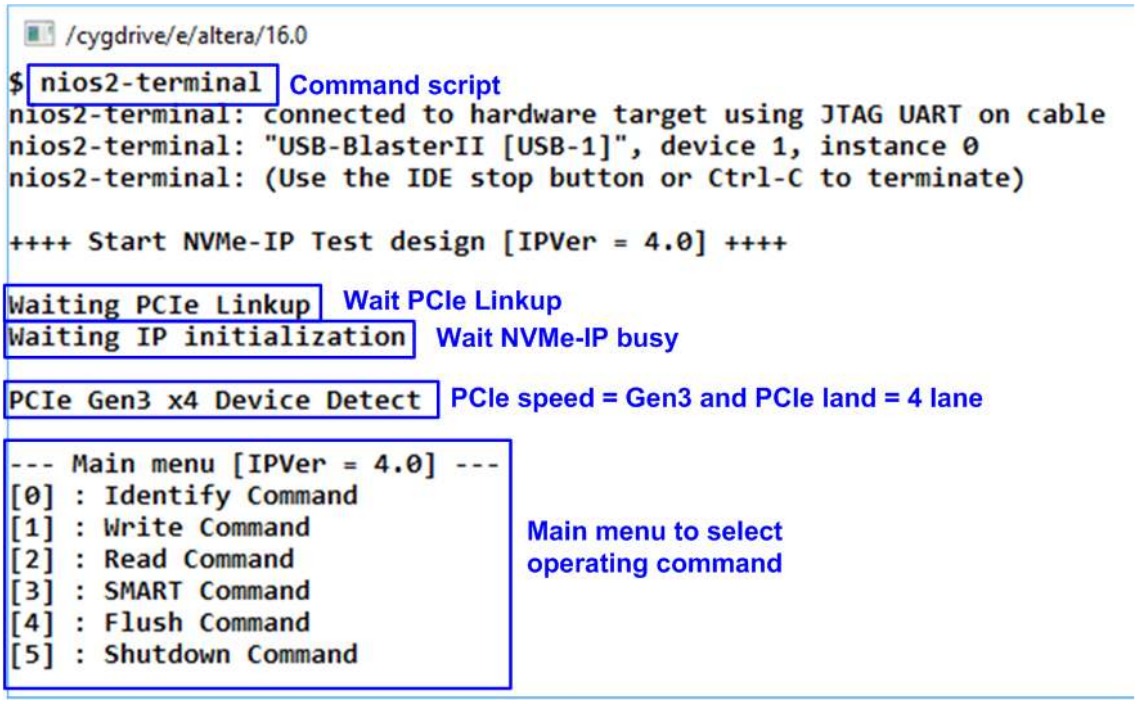


図 2-13: NiosII Terminal 画面

3) FPGA ボードの LED 点灯状態を確認します。LED の定義を以下に示します。
(注意: Alaric ボードの場合 LED は 3 個しかないため、下表の LED3 は使えません)

表 1: LED 定義

LED	点灯	消灯
0	正常動作	クロックが安定していない
1	システムが動作状態	アイドル状態
2	PCIe エラーを検出	正常動作
3	データ・ベリファイで不一致	正常動作

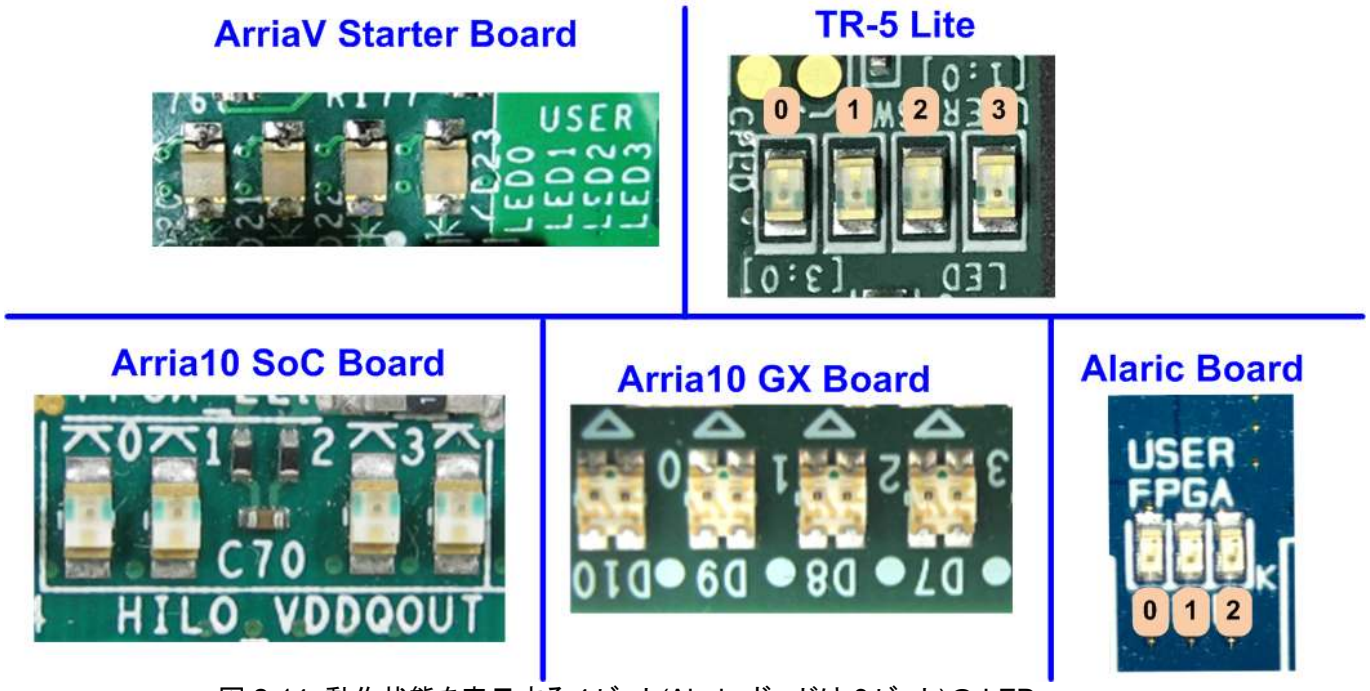


図 2-14: 動作状態を表示する 4 ビット(Alaric ボードは 3 ビット)の LED

4) FPGA のコンフィグレーションが完了すると LED[0]と LED[1]が PCIe の初期化中点灯します。そして LED[1]が消灯し PCIe が初期化を完了してデモ・システムがユーザからのコマンドを受け付けられることを示します。

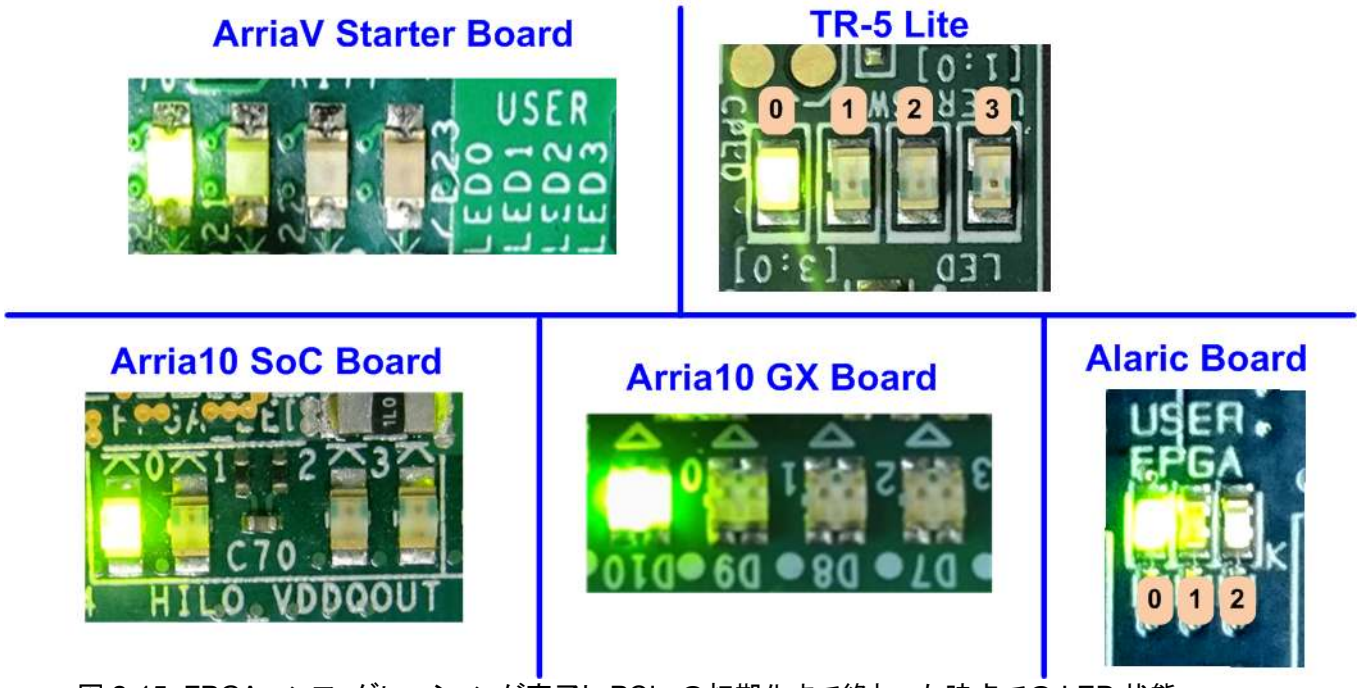


図 2-15: FPGA コンフィグレーションが完了し PCIe の初期化まで終わった時点での LED 状態

3 テスト・メニュー

3.1 Identify コマンド

メニューの'0'を選択することで、NVMe SSD に対して IDENTIFY コマンドを発行できます。このメニューを実行するとSSD の容量がコンソール上に表示されます。このリファレンス・デザインでは以下 3 つの主要パラメータを表示します。

1) SSD 型番情報: この値は IDENTIFY 制御データから抽出されます。
2) SSD 全容量: この値は NVMe-IP コアからの出力信号をもとに表示されます。
3) セクタ・フォーマット: この値は NVMe-IP コアからの出力信号をもとに表示されます。

(以下図 3-1 で左画面が通常の 512B セクタ,右側が 4KB セクタのセクタ・フォーマットの例です。)

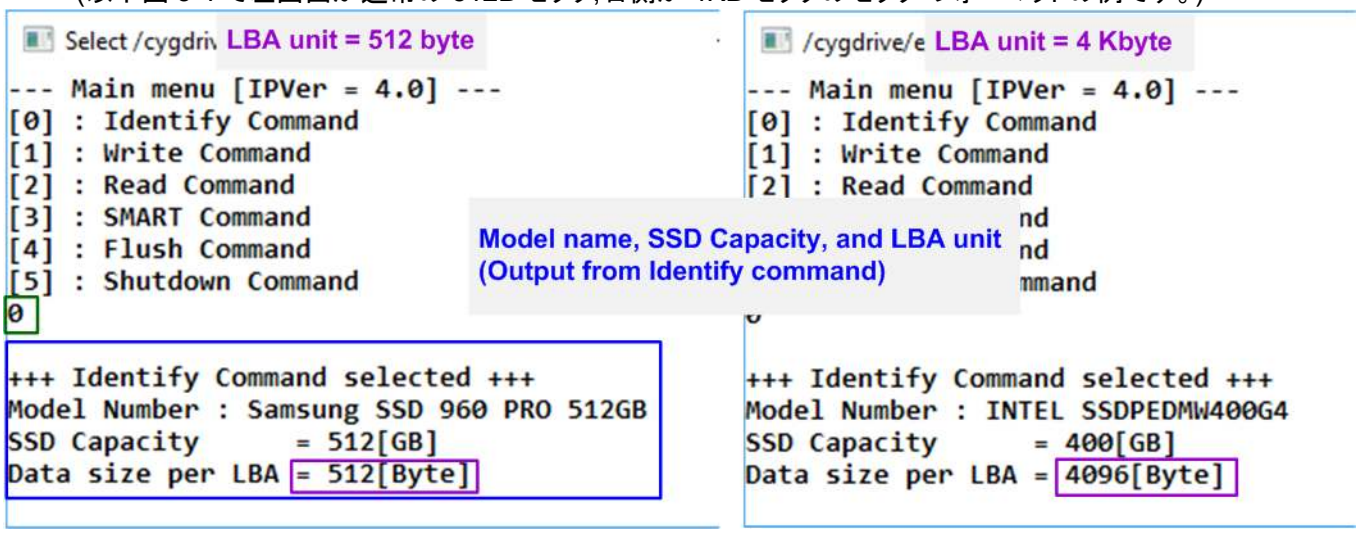


図 3-1: 512B/4KB セクタ・フォーマット SSD での IDENTIFY コマンドの実行結果例

3.2 Write コマンド

メニューの'1'を選択することで、NVMe SSD に対してライト・コマンドを発行できます。このメニューでは 3 つのパラメータ入力を求められます。(16 進数を入力する場合、先頭に'0x'のプリフィックスを入力してください)

1) Start LBA: ライト・コマンドの開始セクタ・アドレス (1 セクタ=512 バイト)
SSD が 4K セクタ・フォーマットの場合指定するアドレスは 8 の倍数とする必要がある。
2) Sector Count: ライト・コマンドのセクタ数
SSD が 4K セクタ・フォーマットの場合指定するセクタ数は 8 の倍数とする必要がある。
3) Test pattern: SSD にライトするデータのテスト・パターン、データ・パターンは 5 種類から選択できる
32ビット・インクリメンタル、32ビット・デクリメンタル、オール 0、オール 1、32ビット LFSR

全ての入力パラメータが有効な場合、図 3-2 に示すようにライト動作が開始します。 データのライト実行中、実転送データ数がコンソール上に順次表示され、コマンド動作が進んでいることを示します コマンド実行の最後にライト数とコマンド実行時間から転送パフォーマンスが計算され表示されます。

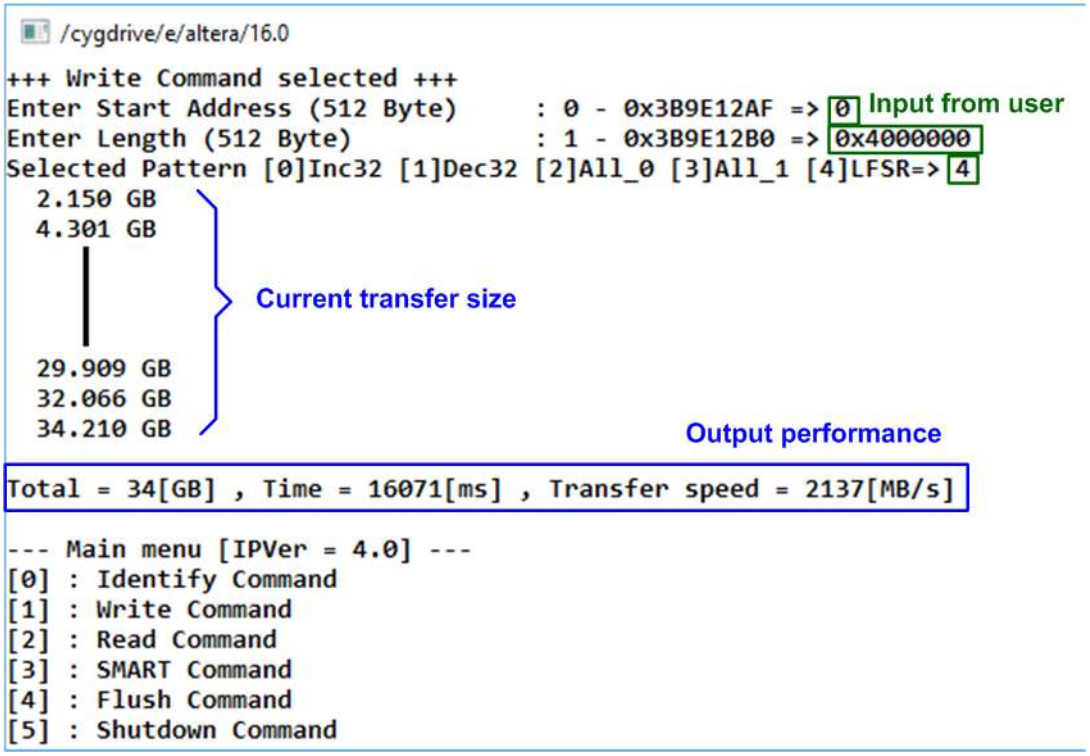
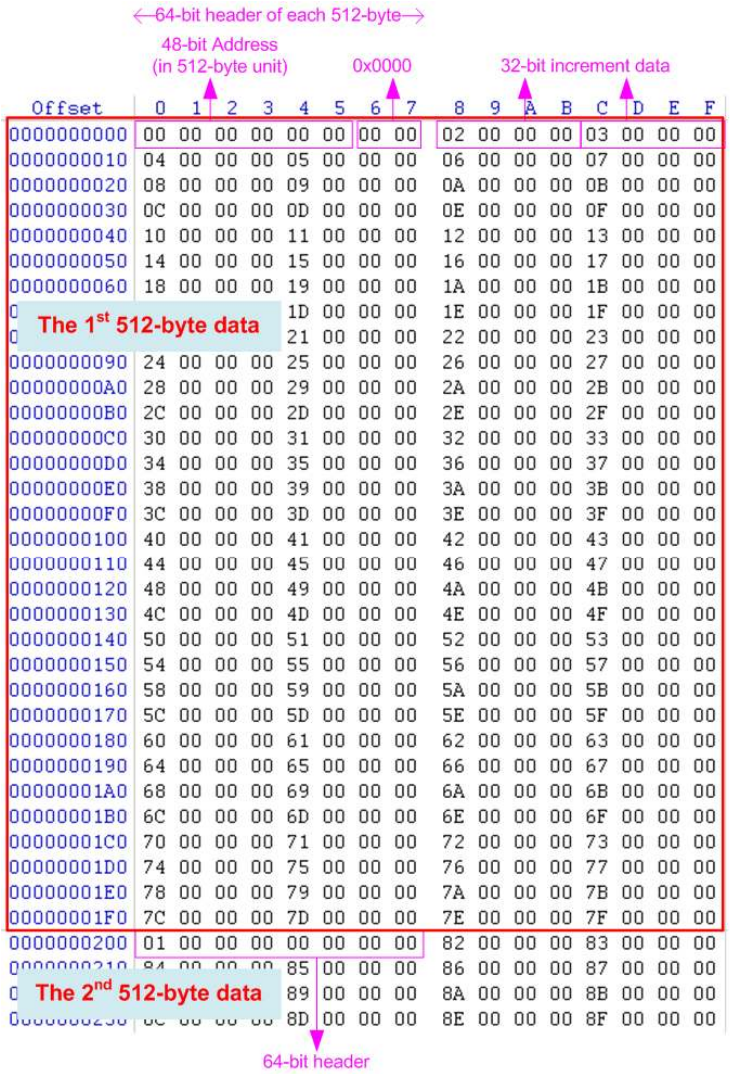


図 3-2: Write コマンドのパラメータ入力と実行結果例



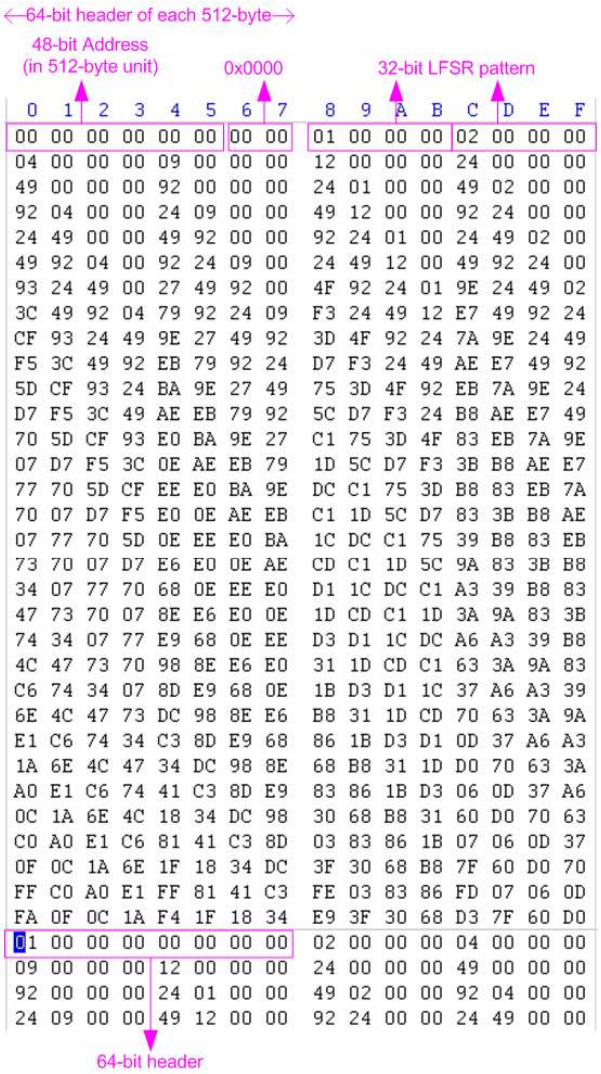


図 3-3: 32 ビット LFSR パターンのセクタ#0/#1 のパターン例

テスト・パターンは 512 バイト単位のブロックに分割されます。各 512 バイトのブロック・データにおいて最初の 8 バイト(64 ビット)はヘッダ情報で、そのうち先頭 6 バイトは 48 ビット LBA を示し残り 2 バイトは常にゼロです。つまり各 512 バイトのブロック・データにて最初の 6 バイトは必ず異なる値となります。9 バイト目以降のデータは Test Patten で指定したパターン（上図左は 32 ビット・インクリメンタルで上図右は 32 ビット LFSR）でセットされます。

ユーザ SSD へのライトまたはリード・コマンドを指示したときで SSD が 4K セクタ・フォーマットであった場合、した図 3-4 に示すように入力するアドレスと転送長は 8 の倍数にすることを促すメッセージが表示されます。しかしここで 8 の倍数でない値を指定した場合、"Invalid input"と表示され、コマンドは中断してメイン・メニューに復帰します。

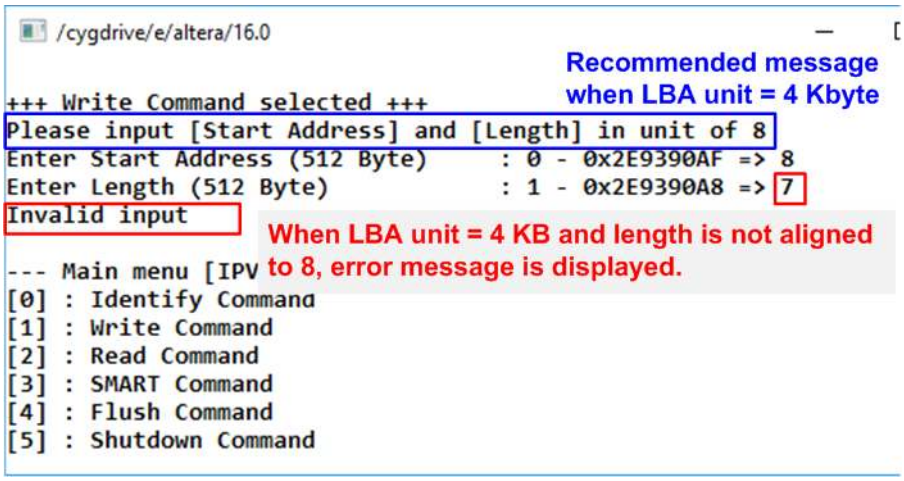


図 3-4: 4K セクタ・フォーマットで 8 の倍数でないパラメータを指定した場合のエラー・メッセージ例

図 3-5～図 3-7 はユーザから無効な入力があった場合のエラー・メッセージを示します。"Invalid input"のメッセージがコンソール上に表示され、コマンドは中断しメイン・メニューに復帰します。

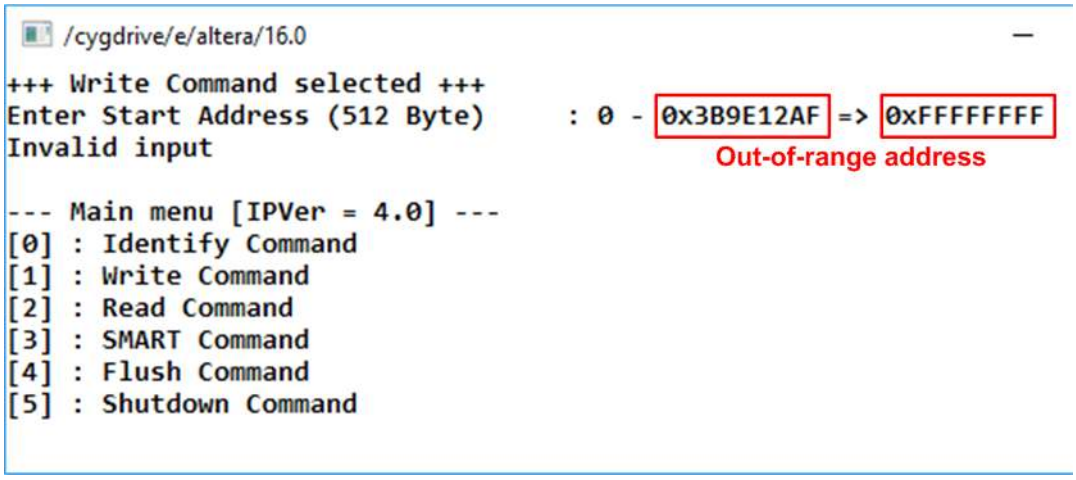


図 3-5: 無効な開始アドレスを指定した場合

```
/cygdrive/e/altera/16.0
+++ Write Command selected +++
Enter Start Address (512 Byte)      : 0 - 0x3B9E12AF => 0
Enter Length (512 Byte)             : 1 - 0x3B9E12B0 => 0xFFFFFFFF
Invalid input
                                                     Out-of-range length

--- Main menu [IPVer = 4.0] ---
[0] : Identify Command
[1] : Write Command
[2] : Read Command
[3] : SMART Command
[4] : Flush Command
[5] : Shutdown Command
```

図 3-6: 無効なセクタ数を指定した場合

```
/cygdrive/e/altera/16.0
+++ Write Command selected +++
Enter Start Address (512 Byte)      : 0 - 0x3B9E12AF => 0
Enter Length (512 Byte)             : 1 - 0x3B9E12B0 => 0x400000
Selected Pattern [0]Inc32 [1]Dec32 [2]All_0 [3]All_1 [4]LFSR=> 8
Invalid input
                                                     Out-of-range pattern

--- Main menu [IPVer = 4.0] ---
[0] : Identify Command
[1] : Write Command
[2] : Read Command
[3] : SMART Command
[4] : Flush Command
[5] : Shutdown Command
```

図 3-7: 無効なテスト・パターンを指定した場合

3.3 Read コマンド

メニューの'2'を選択することで、NVMe SSD に対してリード・コマンドを発行できます。このメニューでは 3 つのパラメータ入力を求められます。(16 進数を入力する場合、先頭に'0x'のプリフィックスを入力してください)

1) Start LBA: リード・コマンドの開始セクタ・アドレス (1 セクタ=512 バイト)
SSD が 4K セクタ・フォーマットの場合指定するアドレスは 8 の倍数とする必要がある。
2) Sector Count: リード・コマンドのセクタ数
SSD が 4K セクタ・フォーマットの場合指定するセクタ数は 8 の倍数とする必要がある。
3) Test pattern: SSD からリードしたデータとベリファイするテスト・パターン、データ・パターンはライトしたデータ・パターンに合わせる必要がある、ライトと同じく 32 ビット・インクリメンタル、32 ビット・デクリメンタル、オール 0、オール 1、32 ビット LFSR の 5 種類から選択

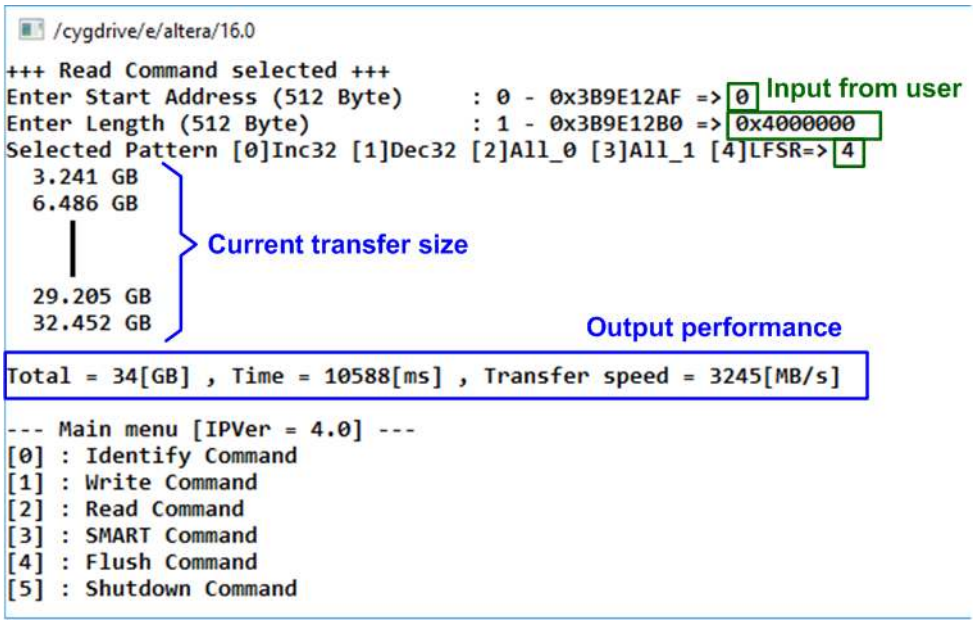


図 3-8: Read コマンドのパラメータ入力と実行結果例

ライトのテストと同様全ての入力パラメータが有効な場合、図 3-8 に示すようにリード動作が開始します。 データのリード実行中、実転送データ数がコンソール上に順次表示され、コマンド動作が進んでいることを示します コマンド実行の最後にリード数とコマンド実行時間から転送パフォーマンスが計算され表示されます。 無効な入力や 4K セクタ・フォーマットで 8 の倍数以外のアドレスやセクタ数入力があった場合は "Invalid input"のメッセージがコンソール上に表示され、コマンドは中断しメイン・メニューに復帰します。

図 3-9 と図 3-10 はベリファイでエラーが発生した例を示します。“Verify fail”のメッセージがエラー発生アドレス、期待値、リード値とともに表示されます。この場合ユーザは何かキー入力を行うことでリード動作を中断することができますが、キー入力をせずにリード動作の完了を待つことも可能です。リード動作を継続した場合、処理プロセスは表示を続け、コマンド完了時にパフォーマンスが表示されます。
リード動作をキー入力により中断した場合、前のコマンド動作は不完全な状態で強制中断されるため、その後 AB16-PCIeXOVR アダプタ上の電源を再投入しリセット・ボタンを押してシステムを再起動することが推奨されます。

```
Select /cygdrive/e/altera/16.0
+++ Read Command selected +++
Enter Start Address (512 Byte)      : 0 - 0x3B9E12AF => 0
Enter Length (512 Byte)             : 1 - 0x3B9E12B0 => 0x4000000
Selected Pattern [0]Inc32 [1]Dec32 [2]All_0 [3]All_1 [4]LFSR=> 0
Verify fail
1st Error at Byte Addr = 0x00000000
Expect Data            = 0x00000002_00000002_00000000_00000000
Read Data              = 0x00000001_00000001_00000000_00000000
Press any key to cancel operation
  3.242 GB
  6.485 GB
  29.193 GB
  32.440 GB
Total = 34[GB] , Time = 10591[ms] , Transfer speed = 3244[MB/s]
--- Main menu [IPVer = 4.0] ---
[0] : Identify Command
[1] : Write Command
[2] : Read Command
[3] : SMART Command
[4] : Flush Command
[5] : Shutdown Command
```

Wrong pattern

Message when verification is failed

Verify fail without cancel operation

Output performance

図 3-9:リード時ベリファイでエラーが発生したがリードが完了するまで待機した場合の結果例

```
Select /cygdrive/e/altera/16.0
+++ Read Command selected +++
Enter Start Address (512 Byte)      : 0 - 0x3B9E12AF => 0
Enter Length (512 Byte)             : 1 - 0x3B9E12B0 => 0x4000000
Selected Pattern [0]Inc32 [1]Dec32 [2]All_0 [3]All_1 [4]LFSR=> 0
Verify fail
1st Error at Byte Addr = 0x00000000
Expect Data            = 0x00000002_00000002_00000000_00000000
Read Data              = 0x00000001_00000001_00000000_00000000
Press any key to cancel operation
  3.244 GB
  6.492 GB
Operation is cancelled
Please reset system before starting a new test

--- Main menu [IPVer = 4.0] ---
[0] : Identify Command
[1] : Write Command
[2] : Read Command
[3] : SMART Command
[4] : Flush Command
[5] : Shutdown Command
```

Wrong pattern

Message when verification is failed

Verify fail with cancel operation

図 3-10: リード時ベリファイでエラーが発生しユーザがキャンセルを指示した場合の結果例

3.4 SMART コマンド

メニューの'3'を選択することで、NVMe SSD に対して SMART コマンドを発行できます。 本コマンド完了時に SMART/SSD 健康状態の情報がコンソール上に表示されます。 本リファレンス・デザインでは SMART コマンドで取得される情報のうち以下の 6 パラメータを抽出し表示します。

1) SSD 温度を℃で表示
2) SSD の総リード・データ量を GB/TB 単位で表示。さらに 128 ビットの 16 進数で取得生データを表示。生データの単位は 512,000 バイト。
3) SSD の総ライト・データ量を GB/TB 単位で表示。さらに 128 ビットの 16 進数で取得生データを表示。生データの単位は 512,000 バイト。
4) 電源投入サイクル数、電源の投入回数データを表示
5) 通電経過時間、SSD の通電総時間を表示
6) 安全でない電源切断回数、Shutdown を行わずに電源を切断した回数を表示

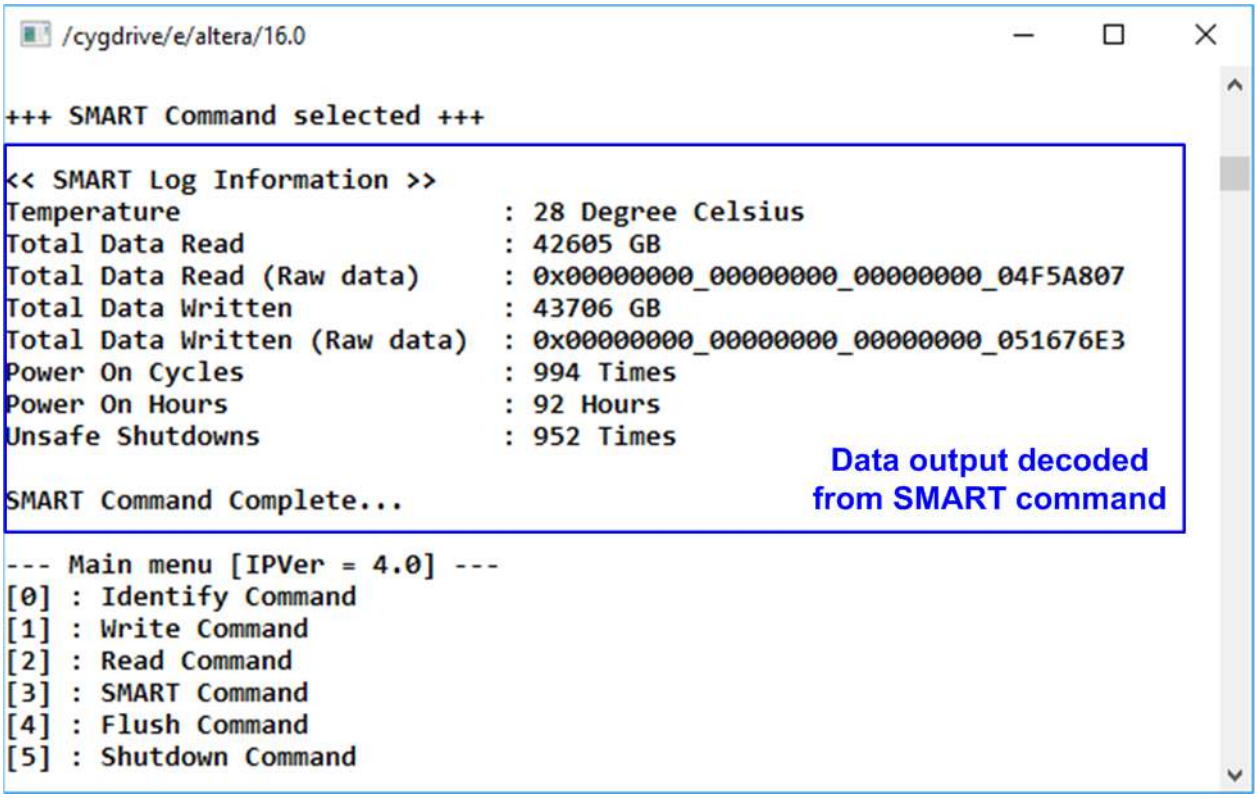


図 3-11: SMART コマンドの実行結果例

3.5 Flush コマンド

メニューの'4'を選択することで、NVMe SSD に対して Flush コマンドを発行できます。 本コマンド完了時に"Flush Command Complete"メッセージが表示されメイン・メニューに戻ります。

```
/cygdrive/e/altera/16.0
+++ Flush Command selected +++
Flush Command Complete...
--- Main menu [IPVer = 4.0] ---
[0] : Identify Command
[1] : Write Command
[2] : Read Command
[3] : SMART Command
[4] : Flush Command
[5] : Shutdown Command
```

Message after operation is completed

図 3-12: Flush コマンドの実行結果例

3.6 Shutdown コマンド

メニューの'5'を選択することで、NVMe SSD に対して Shutdown コマンドを発行できます。本メニューを選択すると、確認のメッセージが表示されます。ユーザが'Y'または'y'キーを押すことで Shutdown 動作が指定されそれ以外のキー入力でキャンセルされます。 Shutdown コマンド完了後コンソールはユーザからの入力を一切受け付けなくなります。テスト動作を再開するためにはシステムの電源を再投入する必要があります。

```
/cygdrive/e/altera/16.0
--- Main menu [IPVer = 4.0] ---
[0] : Identify Command
[1] : Write Command
[2] : Read Command
[3] : SMART Command
[4] : Flush Command
[5] : Shutdown Command
5

+++ Shutdown Command selected +++
Are you sure you want to shutdown the device now ?
Press 'y' to confirm : y

Shutdown command is complete
The device has turned off...
```

Confirmation massage

Press 'y' to confirm

Last message before NVMe IP and SSD are inactive status

図 3-13: Shutdown コマンドの確認メッセージと実行結果例

4 更新履歴

リビジョン	日付	履歴
1.0	9-Aug-16	Initial version release (English Version)
1.0J	2016/8/11	日本語版の初期版作成
1.1J	2016/8/29	ライト/リード実行中の進捗メッセージを実転送バイト数表示方式に変更
1.2J	2016/12/21	データ・バッファを内部メモリ版に改良したコアの実行結果例に更新
1.4J	2017/05/22	Arria10GX 対応追加、IP コア改良&SSD 変更による結果例の更新
2.0J	2017/06/09	データ・バッファを 256K バイトに固定化した変更に伴う結果例の更新
2.1J	2017/08/01	テスト・パターンとして 32 ビット LFSR パターンを追加
3.0J	2018/07/25	Shutdown,SMART,Flush コマンドを追加(IP コア Version4 対応)