

E961F00A 520161FD  
F604000E FFFFDD95  
4701311C D75DB258  
DD62885F BBA75035  
8100DF75 420460C0  
B9A51420 2C094730  
06A5200A 979FECEC  
A001B450 0E804169  
A850BD7C E550A931  
C30985A5 B1A82947



## USB3.0-IPでの高速データ収録/解析システム

## USB3.0-IP FAT32データ・レコーダとは

1. USB3.0デバイス側IPコアのリファレンス・デザイン
2. FPGA側でDDRメモリにデータを収録
3. 接続PCから32GBのFAT32汎用ドライブとして認識
4. 収録したDDRデータは32MBのデータ・ファイルでアクセス可

2. DDRメモリにデータを記録

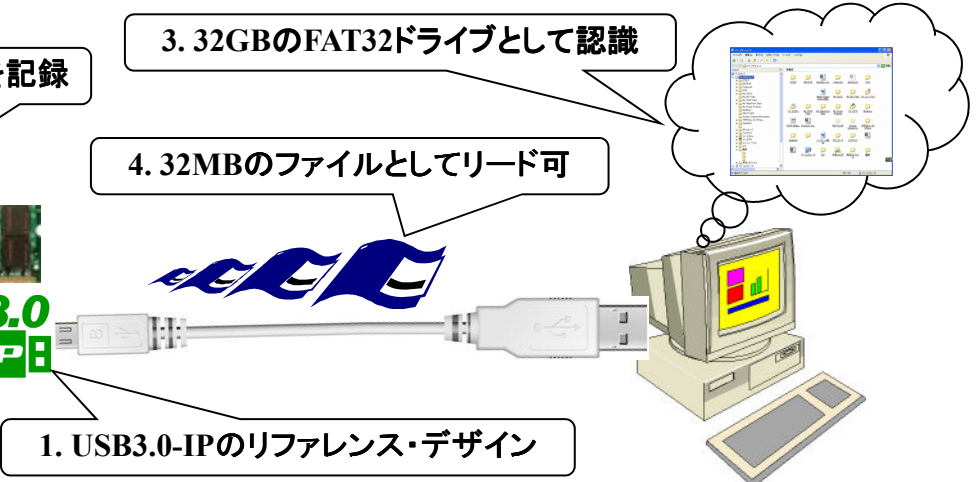
3. 32GBのFAT32ドライブとして認識

4. 32MBのファイルとしてリード可

E961F00A 520161FD  
F604000E FFFFDD95  
4701311C D75DB258  
DD62885F BBA75035  
8100DF75 420460C0  
B9A51420 2C094730  
06A5200A 979FECEC  
A001B450 0E804169  
A850BD7C E550A931  
C30985A5 B1A82947



1. USB3.0-IPのリファレンス・デザイン



# 特長

- 収録データがファイル・システムでアクセス可能
  - OSからFAT32の汎用ディスクで認識され専用のドライバが不要
  - fopenやfread関数等が使える、アプリ開発が容易
- USB3.0による超高速アクセス
  - 汎用PCのUSB3.0で高速データ収録/解析システムが実現可能
- ソースつき実機動作プロジェクト
  - FPGA評価ボードとUSBデモ基板で実機動作するプロジェクト
  - コア以外の全設計ソースコード開示
  - Altera/Xilinxの最新ファミリ・デバイスに対応



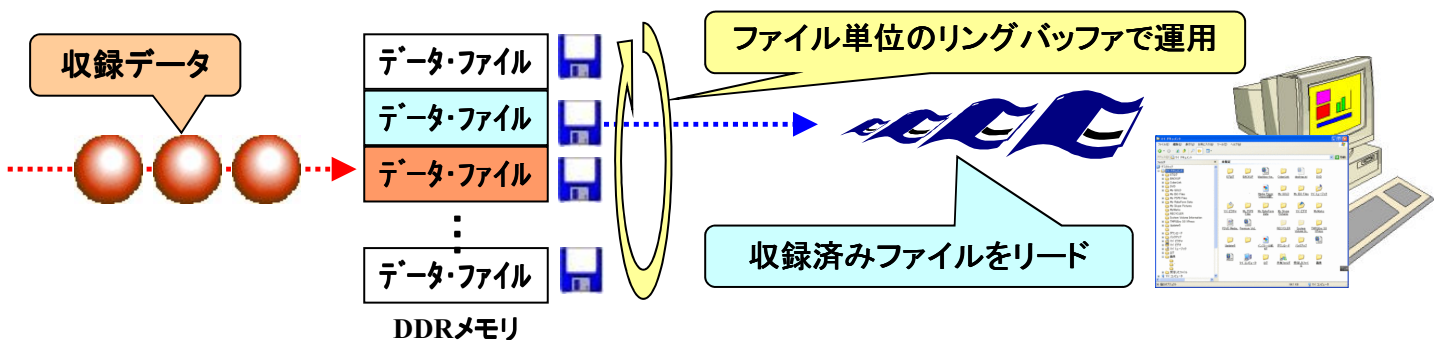
2015/5/13

Design Gateway

Page 3

# 動作原理

- FPGAでデータ収録、ボード上のDDRメモリに一時保存
- USB3.0で接続したPCからはFAT32のファイルで認識
- PCから収録完了ファイルを制御ファイルで確認しリード
- リード処理完了をFPGAへ制御ファイル経由で通知
- 処理完了ファイルは破棄(上書き)可能とFPGAで判断
- 従ってDDRメモリをファイル(32MB)単位でFIFO的に運用



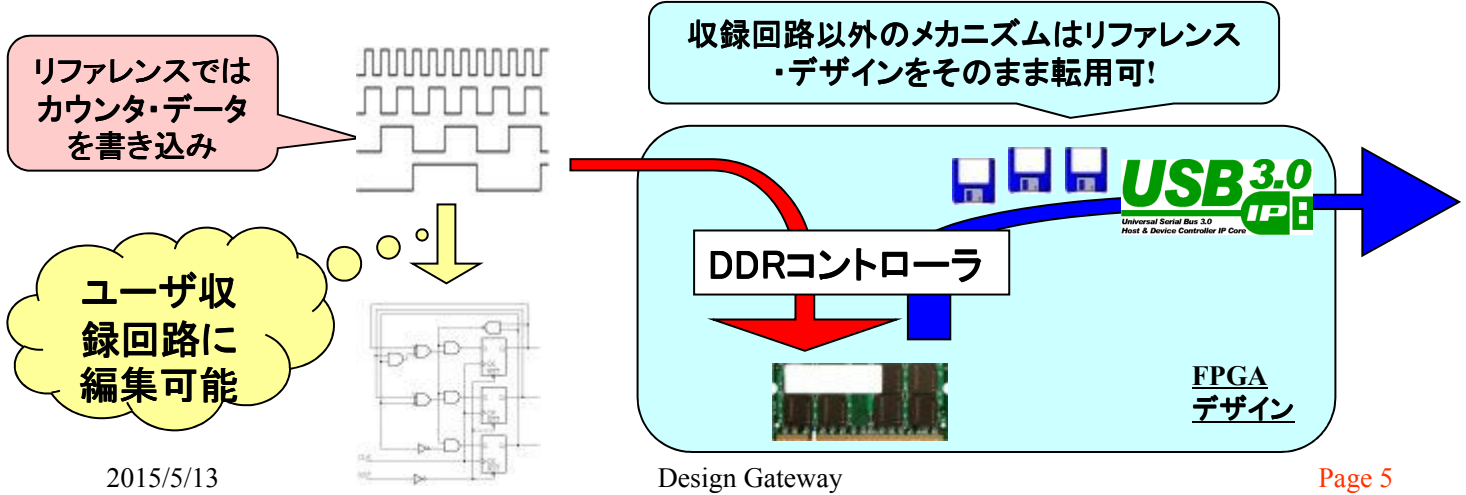
2015/5/13

Design Gateway

Page 4

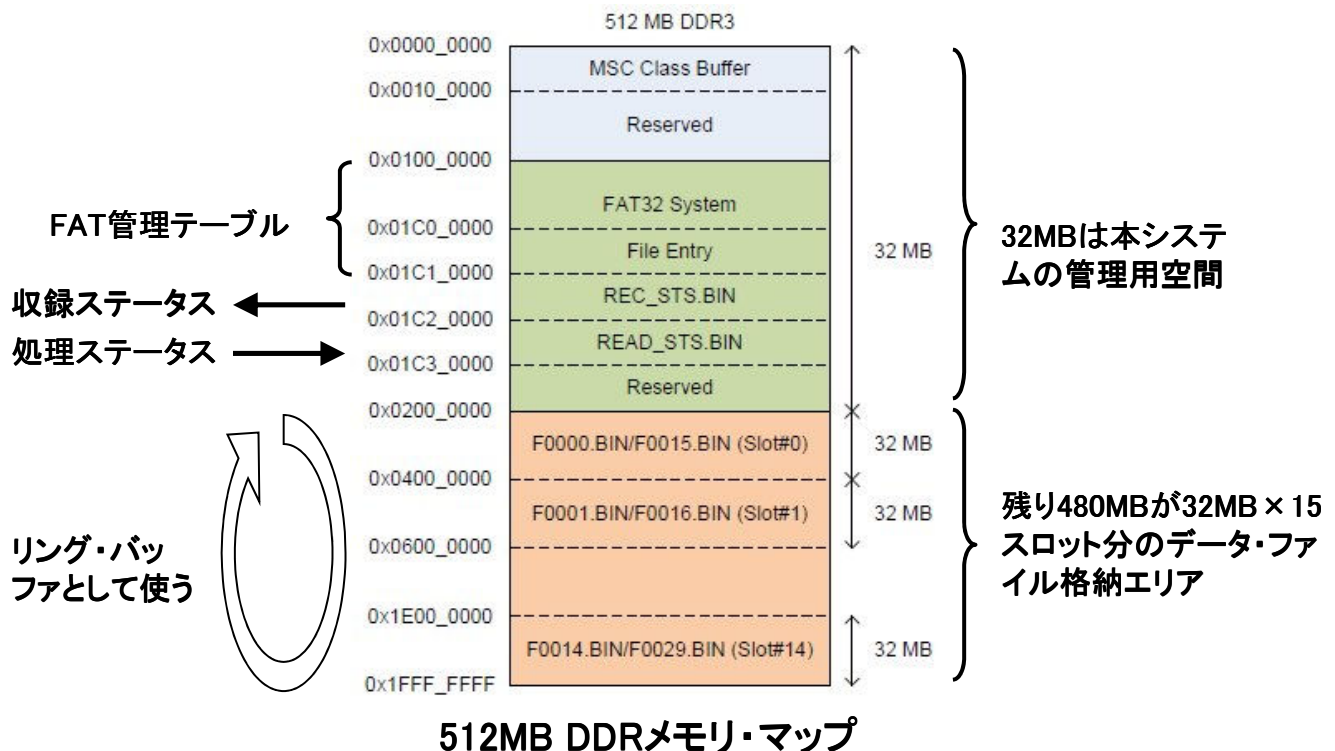
# データ収録

- ・ リファレンス・デザインではサンプルの擬似データを収録
- ・ カウンタ値を擬似データとしてDDRへ書き込み
- ・ 実効書き込み速度256MB/sec (ユーザ編集で変更可)
- ・ 書き込みロジック部の編集でユーザの収録システム作成



2015/5/13

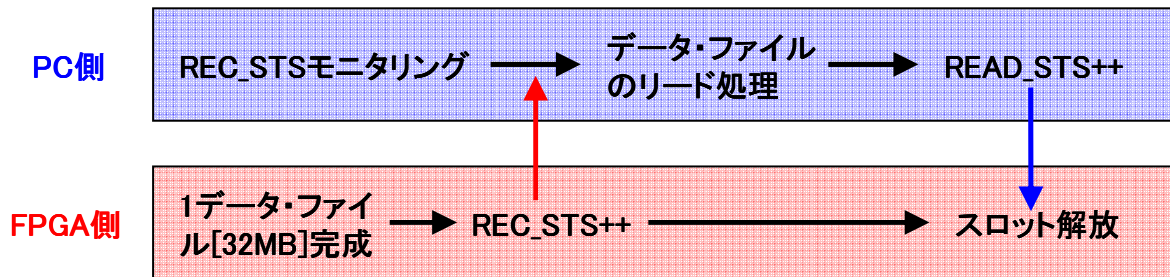
# DDRメモリ構造



2015/5/13

## バッファ制御

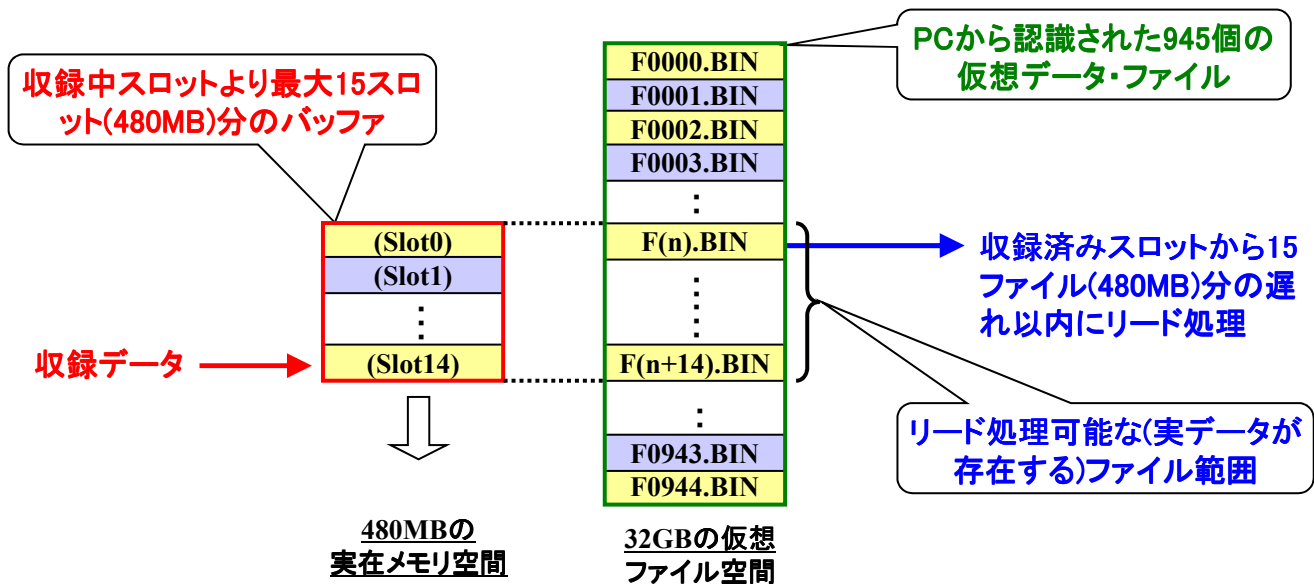
- ・ 32MB分の収録データ格納で1データ・ファイルが完成
- ・ REC\_STS(収録ステータス)をインクリメント
- ・ PCはREC\_STS更新検出でデータ・ファイルをリード処理し READ\_STS(処理ステータス)をインクリメント
- ・ FPGAはREAD\_STS更新検出で処理済みスロットを解放
- ・ スロットが一杯になった時点で自動停止(オーバーフロー防止)



バッファ制御フロー

## 仮想ファイル

- ・ 480MB分のDDR空間を32GBの仮想空間に拡張

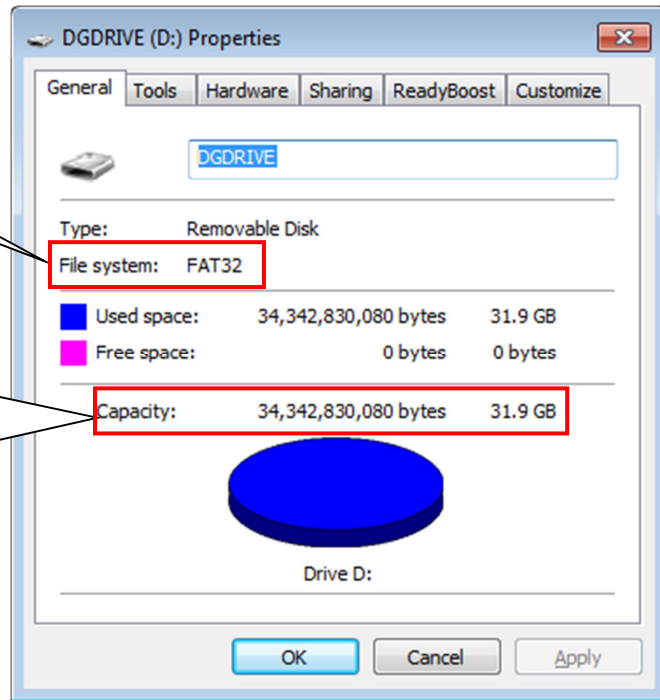


仮想空間のファイル・イメージ図

# 接続PCで認識したドライブ

FAT32フォーマットで認識される

ドライブ容量は32GB  
ただしFPGA側のデータ・ファイル用実メモリ空間は32MB × 15スロット=480MB分しか存在せず残りは仮想のメモリ



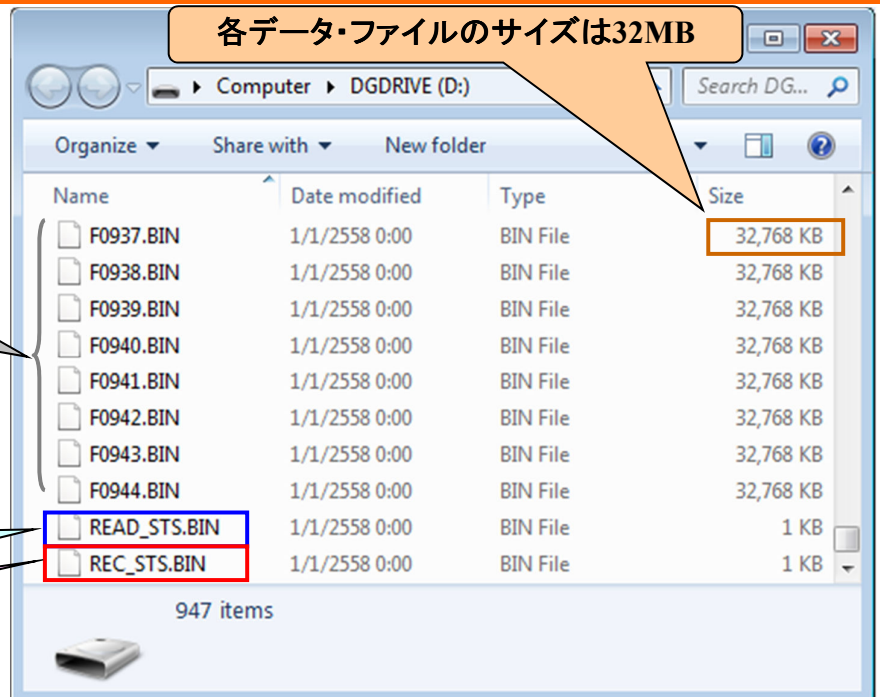
接続PCで認識したドライブのプロパティ画面

# 接続PCで認識したファイル

945個のデータ・ファイル  
ただし実データが存在するファイルはこのうち最大15ファイル分で残りは仮想ファイル

リード処理済みファイル位置を示す制御ファイル

収録済みファイル位置を示す制御ファイル



接続PCで認識したドライブのホルダ内容

# PC側サンプル・アプリ

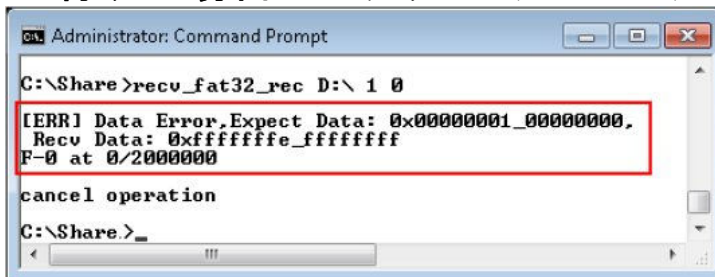
## ・ サンプル・アプリ概要

- Windowsで動作するDOSアプリ
- Cソースコードをリファレンス・プロジェクトに添付



## ・ アプリ動作

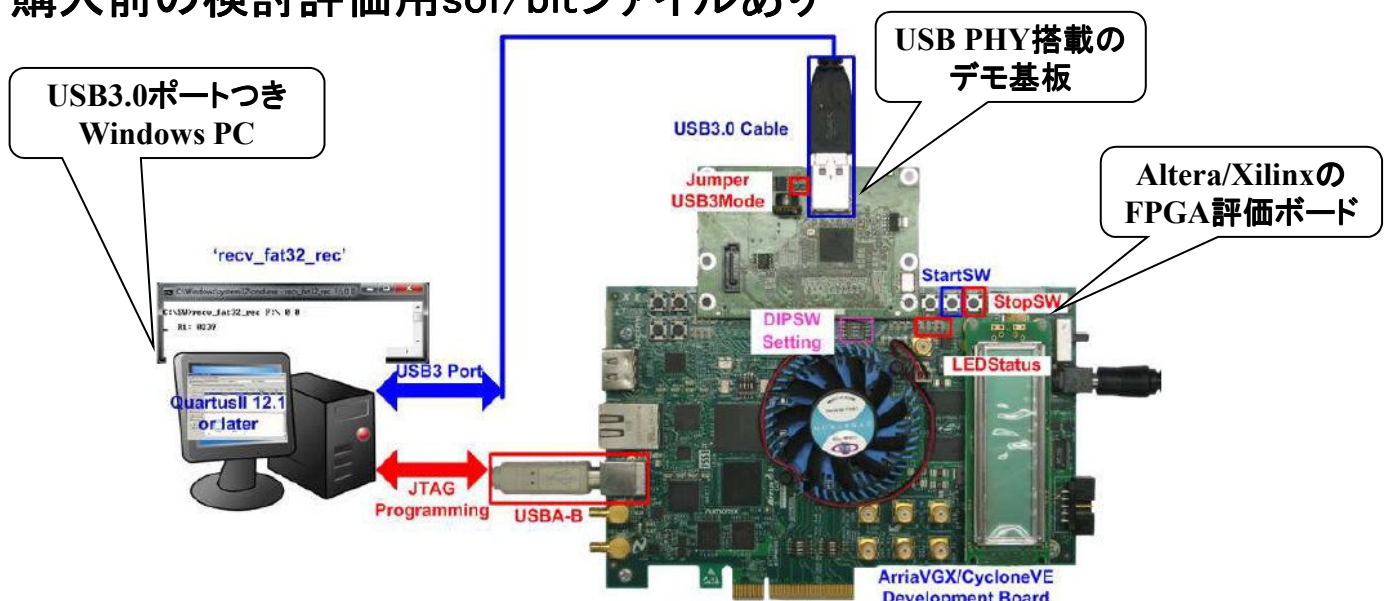
- REC\_STSをモニタし新たなデータ・ファイル完成を検出
- データ・ファイルの実データ読み出し、読み出し後READ\_STS更新
- ベリファイ有りの場合インクリメンタル・パターンと比較照合



サンプル・アプリ (ベリファイ・エラー発生時の表示例)

# 実機検証環境

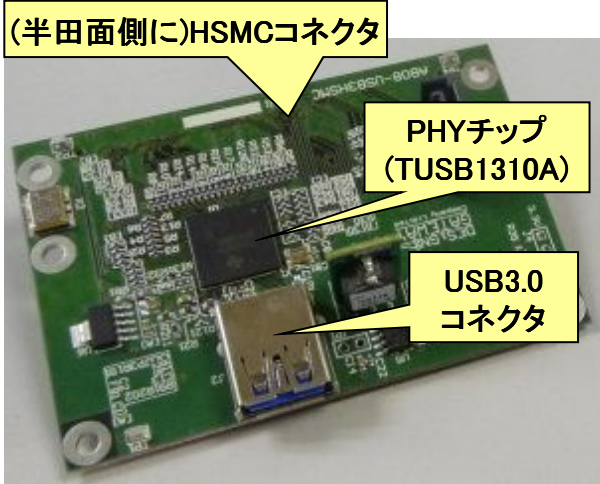
- ・ Altera/Xilinx標準FPGA評価ボードで実機検証可
- ・ 購入前の検討評価用sof/bitファイルあり



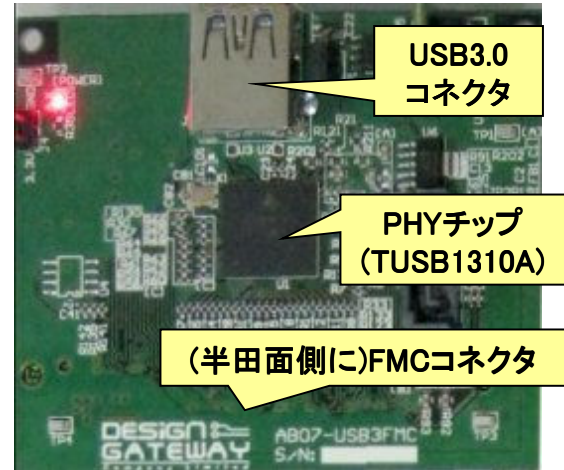
Altera版実機検証環境例(Xilinx版もほぼ同様)

# USBデモ基板

- ・ USB PHY搭載のFMC/HSMC拡張基板
- ・ ユーザ検討評価時に貸出し対応可



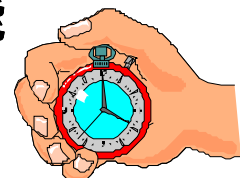
Altera向けHSMC拡張基板



Xilinx向けFMC拡張基板

# 結論

- ・ 汎用性の高い収録システムを実現
  - WindowsやLinux等どのOSもサポートするUSB3.0 + FAT32
  - アプリ開発で一般的なfopen,fread等の汎用関数が利用可能
- ・ USB3.0応用データ・レコーダの短期開発が可能
  - 実機動作するリファレンス・デザイン
  - コア以外の全ソースコードが製品に同梱
  - 収録部カウンタをユーザ回路に修正するだけで実動作する初期試作品を作成できる
  - 評価用sof/bitファイルで購入前に実機動作を確認



## 問い合わせ

---

- ・ ホームページに詳細な技術資料を用意
  - Altera版: [http://www.dgway.com/USB3-IP\\_A.html](http://www.dgway.com/USB3-IP_A.html)
  - Xilinx版: [http://www.dgway.com/USB3-IP\\_X.html](http://www.dgway.com/USB3-IP_X.html)
- ・ カスタマイズ
  - ユーザ要求のカスタマイズ・サービス提供が可能
- ・ 問い合わせ
  - 株式会社Design Gateway
  - E-mail : [info@dgway.com](mailto:info@dgway.com)
  - FAX : 050-3588-7915



## 改版履歴

---

Rev.	日時	履歴
1.0J	2015/5/13	日本語初期版作成